أنظمة العد

أولا- الأرقام العشرية

نستخدم في حياتنا اليومية الأرقام 9-8-7-6-5-4-3-2-1-0 للعمليات الحسابية وهذه الأرقام عددها عشرة ولذلك تم تسمية نظام العد الذي يستخدم هذه الأرقام بالنظام العشري (Decimal System).

لكل نظام عد أساس مشتق من اسمه وبالتالي فان أساس النظام العشري هو الرقم 10 وبواسطته يمكن تحليل أي عدد عشري الى مكوناته الأساسية.

بفرض لدينا العدد العشري: **10**(4532) فيمكننا كتابته على الشكل التالي:

$$4532=4X10^3+5X10^2+3X10^1+2X10^0$$

$$=4000+500+30+2$$

ومنه نكتب العلاقة العامة لتحليل أي عدد عشري وليكن اسمه Z كما يلي:

$$Z=AnX10^n+An-1X10^n-1+An-2X10^n-2+\ldots\ldots+A0X10^0$$

حيث : **An** تمثل الخانة الأخيرة من اليسار و n تمثل مرتبة الخانة وتساوي عدد الخانات المكونة للعدد العشري مطروحا منه واحد.

(في مثالنا السابق: العدد مؤلف من أربع خانات : n=3 و An=A3=4 و A0=2)

يمكن تحليل الأعداد العشرية الكسرية بنفس الطريقة ولكن بأخذ القوى بشكل سالب كما يلي:

$$A_{-1}X10^{-1}+A_{-2}X10^{-2}$$

مثال: حلل العدد العشري الكسري 0.34

الحل: $0.34 = 0.3+0.04 = 3X10^{-1}+4X10^{-2} = 0.34$

وبحالة وجود عدد عشري مكون من جزء صحيح وجزء كسري فاننا نقوم بجمع جميع الحدود الصحيحة والكسرية معا وتنتج لدينا العلاقة التالية:

$$Z=A_nX10^{n}+A_{n-1}X10^{n-1}+\ldots\ldots+A_0X10^{0}+A_{-1}X10^{-1}+A_{-2}X10^{-2}+..$$

وظيفة: حلل العدد العشري : 75.532 الى مكوناته الأساسية.

ثانيا - الأرقام الثنائية

بسبب صعوبة استخدام النظام العشري في الدارات الالكترونية حيث يجب أن تميز الدارة الالكترونية عشر حالات من مستويات الاشارة مما يجعل تصميم الدارات المنطقية المكونة لمعظم اجزاء الحاسبات الالكترونية معقد وغالي التكاليف وتم ايجاد ترميز جديد يستخدم في الحاسبات هو النظام الثنائي(Binary System).

رموز هذا النظام 0,1 وأساسه 2 ويمكن تحليل أي عدد ثنائي بطريقة مشابهة للطريقة المستخدمة في النظام العشري مع استبدال أساس النظام بالعدد 2 .

مثال: حلل العدد الثنائي $(1101)_2$ الى مكوناته الأساسية.

الحل: $(1101)_2=1X2^3+1X2^2+0X2^1+1X2^0 =8+4+0+1= (13)_{10}$

ولتسهيل حسابات القوى نكتب الجدول التالي:

2^-3	2^-2	2^-1	2^0	2^1	2^2	2^3	2^4	2^5	2^6	2^7	2^8
0.125	0.25	0.5	1	2	4	8	16	32	64	128	256

حول العدد الثنائي $(111001.101)_2$ الى النظام العشري:

باستخدام الجدول في الأعلى نجد:

$$111001.101=32+16+8+0+0+1+0.5+0+0.125= (57.625)_{10}$$

<u>التحويل من العشري الى الثنائي :</u>

تتم هذه العملية بتقسيم العدد العشري على اساس النظام الثنائي 2 وناتج التقسيم يقسم من جديد على 2 الى أن يصبح العدد غيرقابل للقسمة ويكون باقي تقسيم كل خانة الذي يساوي 1 أو 0 هو أحد خانات الجواب بالترتيب من الأسفل الى الأعلى كما يلي:

حول العدد العشري $(22)_{10}$ الى ثنائي.

الحل:

22/2=11 الباقي 0

11/2=5 الباقي 1

5/2=2 الباقي 1

2/2=1 الباقي 0

1/2=0 الباقي 1

قراءة الناتج

الناتج: $(22)_{10} = (10110)_2$

تحويل العشري الكسري الى ثنائي

نقوم بالضرب بأساس النظام الثنائي بدل التقسيم الى أن يصبح الناتج 1 ونأخذ الخانات الصحيحة ونقرأها من الأعلى للأسفل وتكون هي ناتج التحويل .

مثال: حول العدد العشري الكسري: 0.625 الى ثنائي.

الحل:

$0.625 \times 2 = 1.250$	1
$0.250 \times 2 = 0.5$	0
$0.5 \times 2 = 1.0$	1

الناتج

$$(0.625)_{10} = (0.101)_2$$

جمع الأعداد الثنائية

من البديهي أن عملية جمع 0+0=0 وأن 0+1=1 وأن 1+0=1 ولكن :

ماذا يساوي :1+1 في النظام الثنائي؟

نحن نعلم أن 1+1 في النظام العشري يساوي 2 ولكن ضمن رموز النظام الثنائي لايوجد الا 0,1 اذا لابد أن يكتب ناتج الجمع بصيغة أصفار وواحدات.

في النظام العشري آخر رمز هو 9 والرقم الذي يليه هو 10 ونلاحظ أنه يتضمن رموز موجودة أصلا ضمن رموز النظام العشري وبنفس الطريقة نقول أن الرقم الذي يلي آخر رمز في النظام الثنائي هو 10 وبالتالي فإن 1+1 في النظام الثنائي يساوي 10 وهو يساوي 2 بالعشري فإذا أردنا جمع 1+1+1 في النظام الثنائي فإننا نقول:

1+1=10+1=11 وهو يساوي العدد3 بالعشري وهكذا.....

أوجد حاصل الجمع: 1111+1110 في النظام الثنائي.

الحل:

```
  1 1
  1 1 1 0
+ 1 1 1 1
---------
1 1 1 0 1
```

للتأكد من النتيجة:

ان 1110=14 و 1111=15 ونتيجة الجمع 14+15=29 وفعلا اذا حولنا الناتج 11101 الى عشري نجده مساويا 29 فالنتيجة صحيحة.

الطرح في النظام الثنائي

طريقة المتمم الحسابي:

لطرح عددين في النظام الثنائي نحسب المتمم الحسابي للمطروح ونجمعه مع المطروح منه وهناك حالتين:

1- الخانة الزائدة الأخيرة = 1 هذا يعني أن النتيجة موجبة ويتم جمع هذا1 مع الناتج السابق لنحصل على الجواب.

مثال : أوجد حاصل طرح 110-111.

الحل: المتمم الحسابي للمطروح 110 هو 001 حيث تبدل الأصفار بواحدات وبالعكس.

نجمع 001+111: 1 1 1

0 0 1

1 0 0 0 الخانة الزائدة=1 هذا يعني أن النتيجة موجبة ويجب جمع الخانة الزائدة مع الناتج: 1

–

الجواب: 0 0 1 +

2- الخانة الزائدة الأخيرة = 0 هذا يعني أن النتيجة سالبة ويجب الغاء هذه الخانة ووضع اشارة – بدلا منها مع تبديل خانات الناتج كل صفر بواحد وبالعكس.

مثال: أوجد 100-111

المتمم الحسابي للمطروح 111 هو 000

1 0 0

+ 0 0 0

0 1 0 0 الخانة الزائدة =0 هذا يعني أن النتجة سالبة وتساوي :

- 0 1 1 ↓

وبالفعل 100 تساوي 4 و111 تساوي7وحاصل 3-=7-4ويساوي 011- وهو الجواب الصحيح.

النظام الثماني OCTAL

أساس هذا النظام الرقم 8 ورموزه 0,1,2,3,4,5,6,7

طريقة تحويله الى عشري تماما كما الثنائي مع تبديل الأساس.

مثال: حول العدد الثماني 567 الى عشري:

$(567)_8=5x8^2+6x8^1+7x8^0=5x64+6x8+7x1=320+48+7=(375)_{10}$

بمأن هذا النظام له ثمانية رموز أي أننا نستطيع تشكيل 8 حالات ومن 3 خانات ثنائية لأن $2^3=8$

وبالتالي نكون قد حولنا الثماني الى ثنائي وبالعكس حيث قيمة الخانات بالترتيب من اليسار الى اليمين:

4 2 1	
000	0
001	1
010	2
011	3
100	4
101	5
110	6
111	7

الرقم 6 هو حاصل جمع 4+2 لذلك الخانة التي قيمتها 4 وكذلك الخانة التي قيمتها 2 يجب أن توضع 1

لتحويل الثماني مباشرة الى الثنائي نبدل كل رقم بمايساويه من الجدول

حول 567 الى ثنائي:

101 110 111

5 6 7

حول العدد الثنائي 1111110001101010 الى ثماني

الحل: نأخذ كل 3 خانات من اليمين ونبدلها بقيمتها من الجدول السابق فنجد:

001 111 110 001 101 010

1 7 6 1 5 2

تحويل العشري الى ثماني:

نقسم على اساس النظام

$(375)_{10}=(?)_8$

375/8=46 الباقي 7

46/8=5 الباقي 6

5 / 8 الباقي 5

$(375)_{10}=(567)_8$

النظام السداسي عشر- Hex Decimal:

أساس هذا النظام العدد 16 وعدد رموزه 16 ولكنها مختلفة قليلا عن المألوف:

0,1,2,3,4,5,6,7,8,9,A,B,C,D,E,F

من أجل تشكيل 16 حالة يلزمنا 4 خانات ثنائية 2^4=16 وبالتالي يكون جدول التحويل بين السداسي عشر والثنائي كالتالي:

0	0000	8	1000
1	0001	9	1001
2	0010	A	1010
3	0011	B	1011
4	0100	C	1100
5	0101	D	1101
6	0110	E	1110
7	0111	F	1111

فعند تحويل اي عدد سداسي عشر الى ثنائي نقوم بتبديل كل خانة ابتداء من اليمين بأربع خانات مما يساويها في الجدول:

حول العدد $(A35)_{16}$ الى ثنائي:

A=1010,3=0011و5=0101

$(A35)_{16}=(101000110101)_2$

حول العدد الثنائي الى سداسي عشر:

$(00111110001111011011111000)_2=(?)_{16}$

$(0\ 0111\ \ 1100\ 0111\ 1011\ \ 0111\ 1000)_2=\ (07C7B78)_{16}$

الترميز الثنائي العشري: **BCD(Binary Coded System)**

يستخدم هذا الترميز بكثرة في الحاسبات الالكترونية وهو عبارة عن تمثيل الاعداد العشرية بواسطة اربع خانات لذلك يعرف بالترميز 8421

0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001

لتحويل عدد عشري الى ثنائي عشري يكتفى بتبديل كل خانة من خانات العشري بما يقابلها من الجدول.

حول العدد العشري (67)الى ثنائي عشري BCD :

$(67)_{10}=(0110\ 0111)_{BCD}$

يبين الجدول التالي العلاقة بين الترميزات السابقة:

Decimal(عشري)	Binary (ثنائي)	Octal(ثماني)	BCD(ثنائي عشري)	(سداسي عشر)
0	0000	0	0000	0
1	0001	1	0001	1
2	0010	2	0010	2
3	0011	3	0011	3
4	0100	4	0100	4
5	0101	5	0101	5
6	0110	6	0110	6
7	0111	7	0111	7
8	1000	10	1000	8
9	1001	11	1001	9
10	1010	12	00010000	A
11	1011	13	00010001	B
12	1100	14	00010010	C
13	1101	15	00010011	D
14	1110	16	00010100	E
15	1111	17	00010101	F
16	10000	20	00010110	10

البوابات المنطقية Logic gates

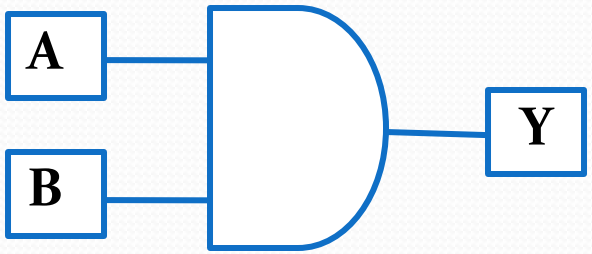
البوابة المنطقية هي دارة الكترونية او كهربائية لها مدخل واحد او اكثر ولها مخرج واحد فقط وتكون حالة الخرج تابعة لحالة المداخل المنطقية.

مداخل ومخارج البوابات تأخذ القيمة 1 منطقي وتمثل قيمة جهد مستمرمساوية تقريبا 5V(كمون مرتفع High) او تاخذ القيمة 0 منطقي وتمثل تقريبا 0 فولت يسمح له أن يرتفع الى 0.7V (كمون منخفض LOW).

البوابات المنطقية:

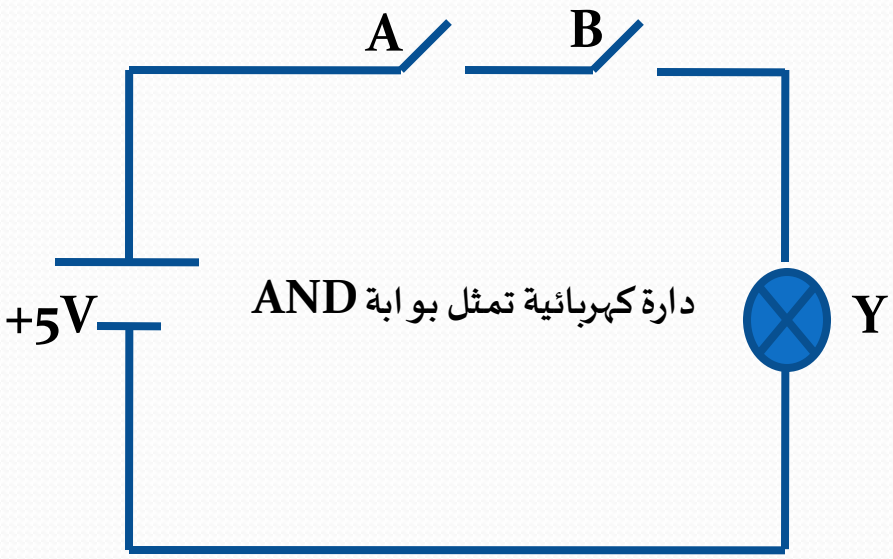
1- **بوابة AND** :هي بوابة لها مدخلين او اكثر ومخرج واحدوهذه البوابة تعطي في خرجها 1 منطقي اذا كانت جميع المداخل تساوي 1 منطقي.

يمكن تمثيل البوابة بالمعادلة : $Y = A \cdot B$ وتسمى بوابة الضرب ويكون رمزها كالتالي:



نلاحظ من الشكل السابق أن البوابة لها مدخلين يمكن أن يأخذا القيمة O او 1 معا او يكونان مختلقين هذا يعني انه لدينا عدد من الاحتمالات للدخل مساويا

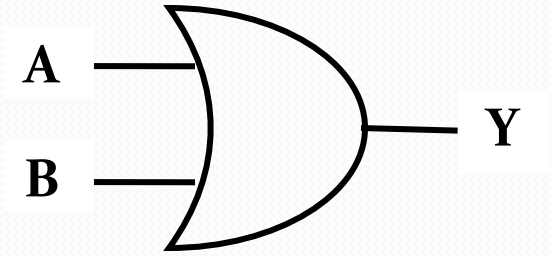
2^n حيث n تساوي عدد المداخل وبالتالي يمكن تشكيل جدول فيه اربع حالات للدخل يقابلها 4 حالات للخرج حسب معادلة البوابة وهذاالجدول يسمى جدول الحقيقة Truth Table كما يلي:

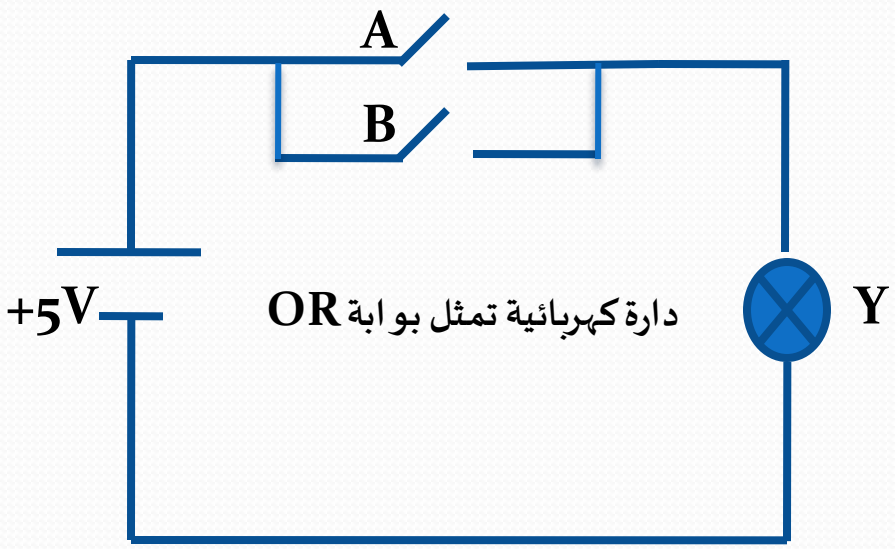


A	B	Y=A.B
O	O	O
O	1	O
1	O	O
1	1	1

2- **بوابة OR**: هي بوابة لها مدخلين او اكثر ومخرج واحد وهذه البوابة تعطي في خرجها 1 منطقي اذا كان أحد أو كل المداخل تساوي 1 منطقي.

يمكن تمثيل البوابة بالمعادلة : $Y = A + B$ وتسمى بوابة الجمع ويكون رمزها كالتالي:

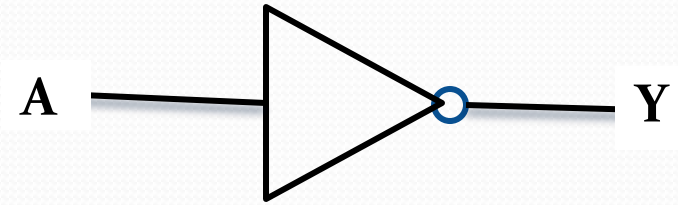


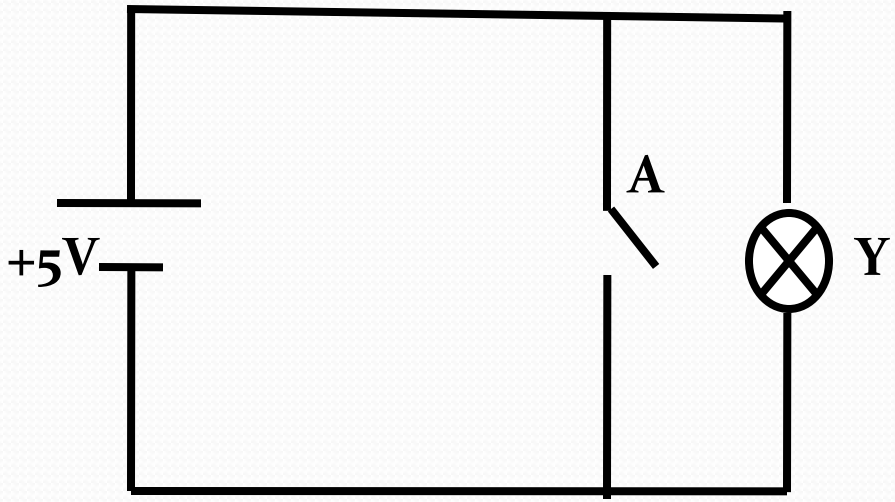


A	B	Y=A+B
0	0	0
0	1	1
1	0	1
1	1	1

3- **بوابة NOT**: هي بوابة لها مدخل واحد ومخرج واحد وهذه البوابة تعطي في خرجها 1 منطقي اذا كان المدخل يساوي 0 منطقي وبالعكس.

يمكن تمثيل البوابة بالمعادلة : $Y=\overline{A}$ وتسمى بوابة العاكس ويكون رمزها كالتالي:

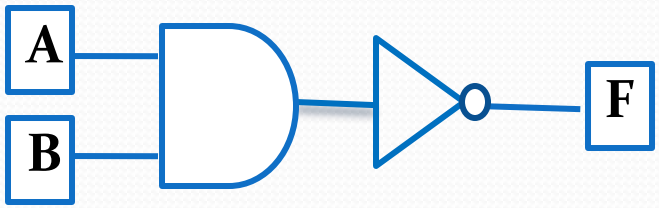


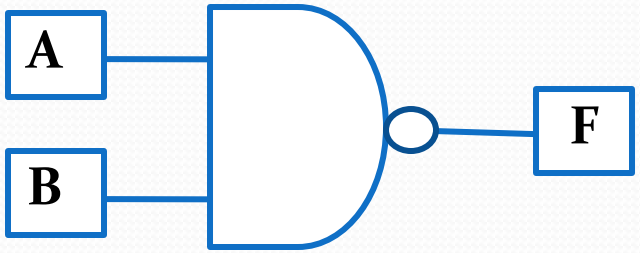


A	$Y=\overline{A}$
0	1
1	0

4- **بوابة NAND** : هي بوابة لها مدخلين او اكثر ومخرج واحد وهذه البوابة تعطي في خرجها 0 منطقي اذا كانت جميع المداخل تساوي 1 منطقي اي انها نفي لبوابة AND.

يمكن تمثيل البوابة بالمعادلة : $F = \overline{A \cdot B}$ ويكون رمزها كالتالي:

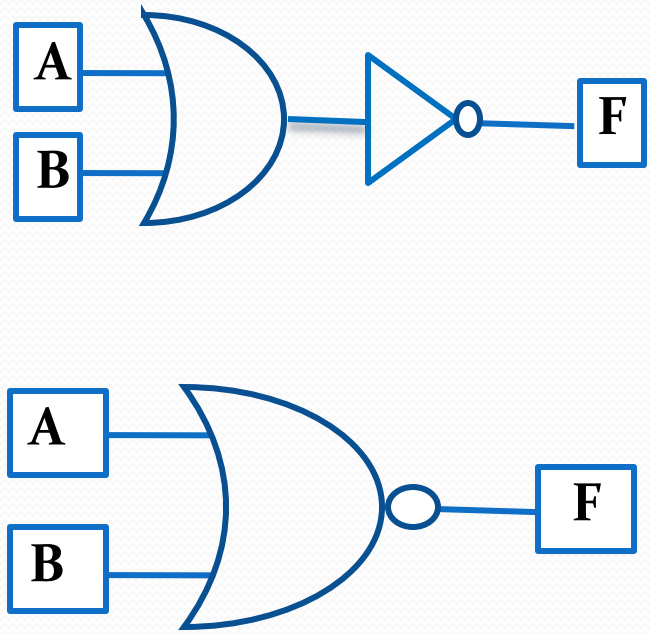




A	B	$F=\overline{A.B}$
0	0	1
0	1	1
1	0	1
1	1	0

5- **بوابة NOR**: هي بوابة لها مدخلين او اكثر ومخرج واحد وهذه البوابة تعطي في خرجها 1 منطقي اذا كانت جميع المداخل تساوي 0 منطقي اي انها نفي لبوابة OR.

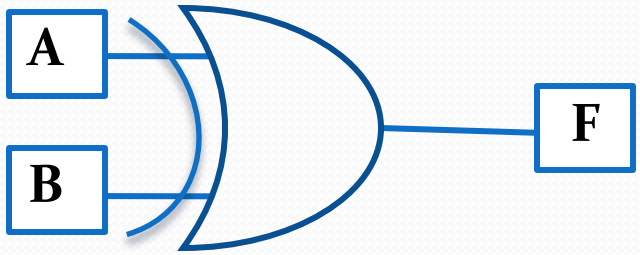
يمكن تمثيل البوابة بالمعادلة : $\overline{F = A+B}$ ويكون رمزها كالتالي:



A	B	$F=\overline{A+B}$
0	0	1
0	1	0
1	0	0
1	1	0

6- **بوابة XOR(بوابة التخالف)** :هي بوابة لها مدخلين او اكثر ومخرج واحد وهذه البوابة تعطي في خرجها 1 منطقي اذا كان مدخلاها مختلفين.

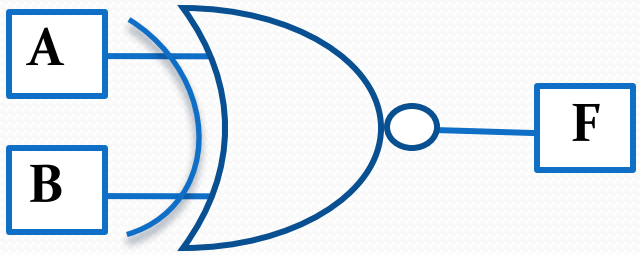
يمكن تمثيل البوابة بالمعادلة: $F = A.\overline{B} + \overline{A}.B = A \oplus B$ ويكون رمزها كالتالي:



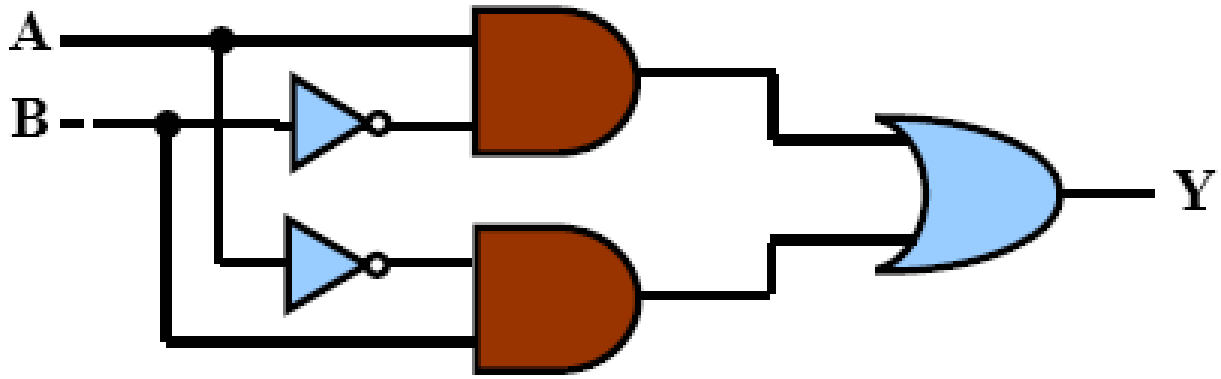
A	B	F=A⊕B
0	0	0
0	1	1
1	0	1
1	1	0

7- **بوابة XNOR(بوابة التماثل)** :هي بوابة لها مدخلين او اكثر ومخرج واحد وهذه البوابة تعطي في خرجها 1 منطقي اذا كان مدخلاها متماثلين .

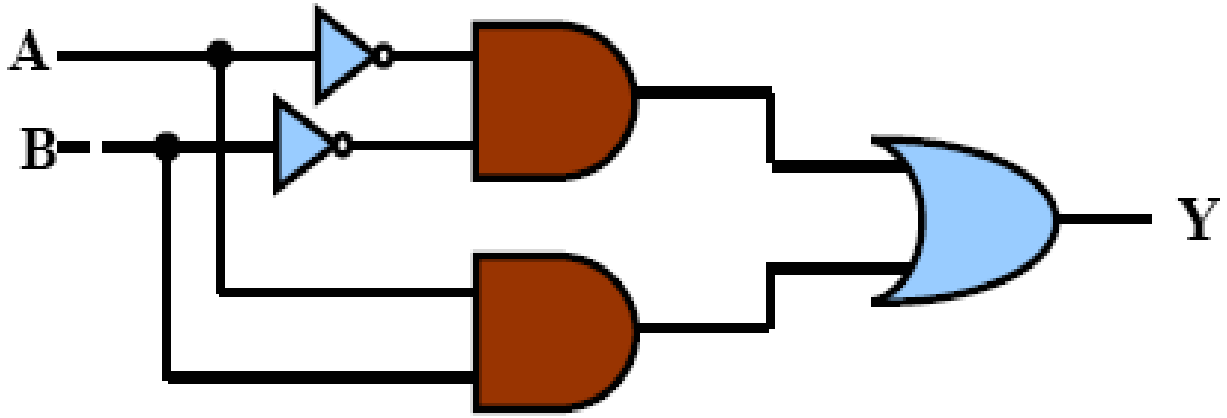
يمكن تمثيل البوابة بالمعادلة: $F = A.B + \overline{A}.\overline{B} = \overline{A + B}$ ويكون رمزها كالتالي:



A	B	$F=\overline{A \oplus B}$
0	0	1
0	1	0
1	0	0
1	1	1



البوابة XOR ممثلة بالبوابات AND, OR, NOT.



البوابة XNOR ممثلة بالبوابات AND, OR, NOT.

المخطط الزمني للبوابات

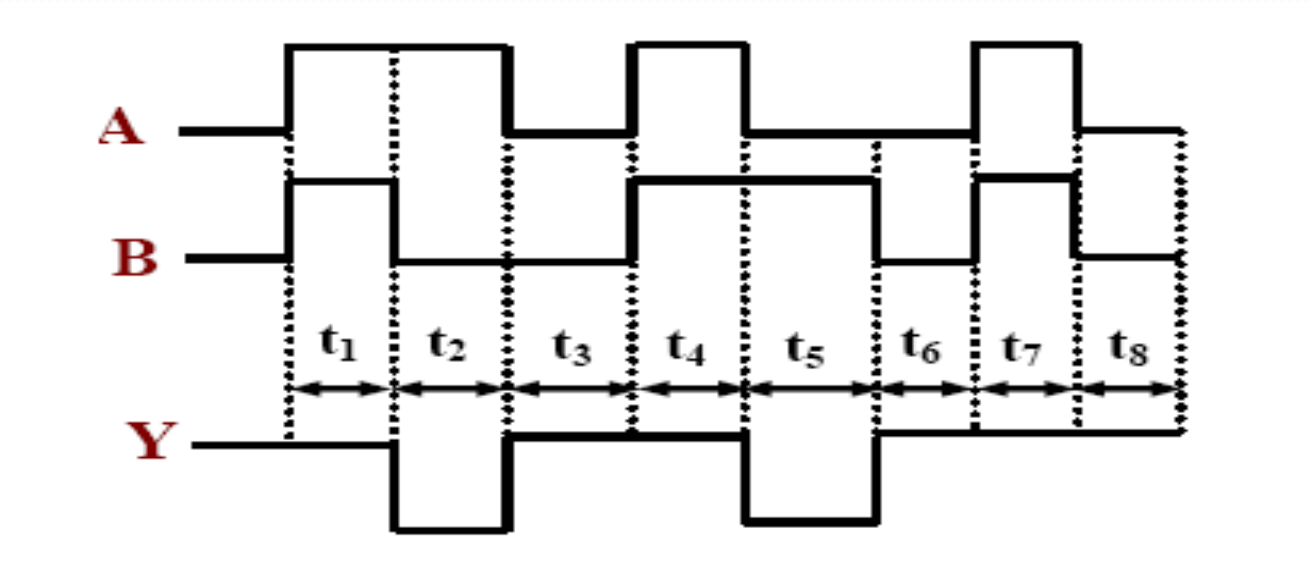
هو عبارة عن شكل نبضات الخرج بناء على معطيات المداخل وكمثال على ذلك نأخذ المخطط الزمني لبوابة XNOR حسب المعطيات التالية:

A= 0,1,1,0,1,0,0,1,0

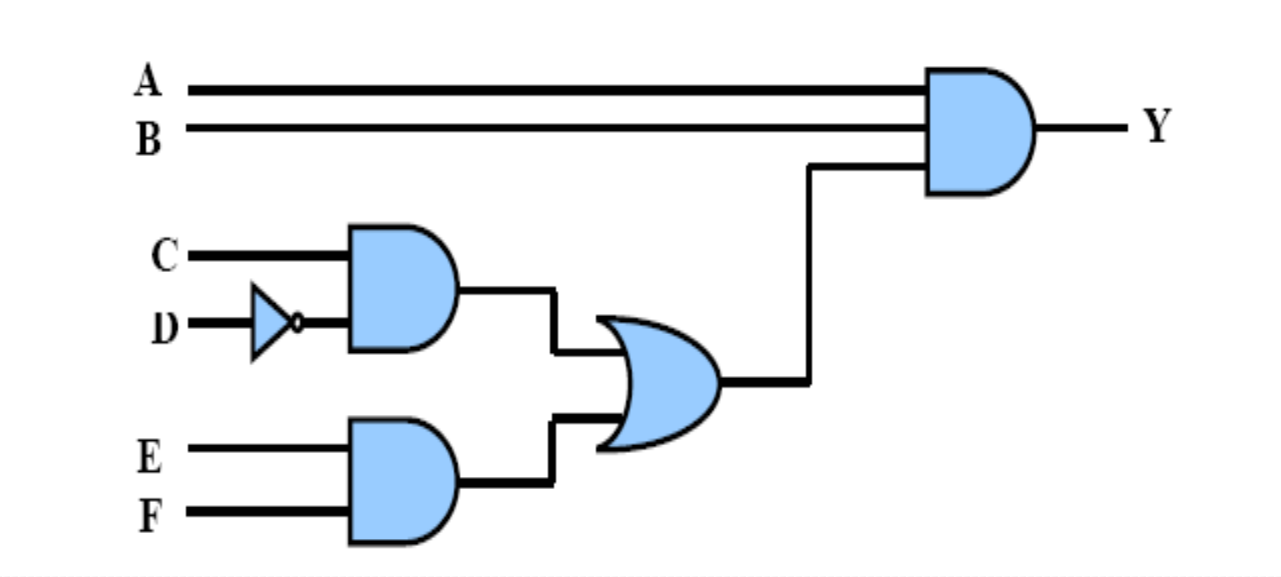
B= 0,1,0,0,1,1,0,1,0

المطلوب رسم المخطط الزمني لهذه البوابة حسب معطيات الدخل.

الحل: يجب أن يكون جدول الحقيقة للبوابة المطلوبة محفوظا حتى نبدل قيم الدخل فيه ونستنتج قيمة الخرج



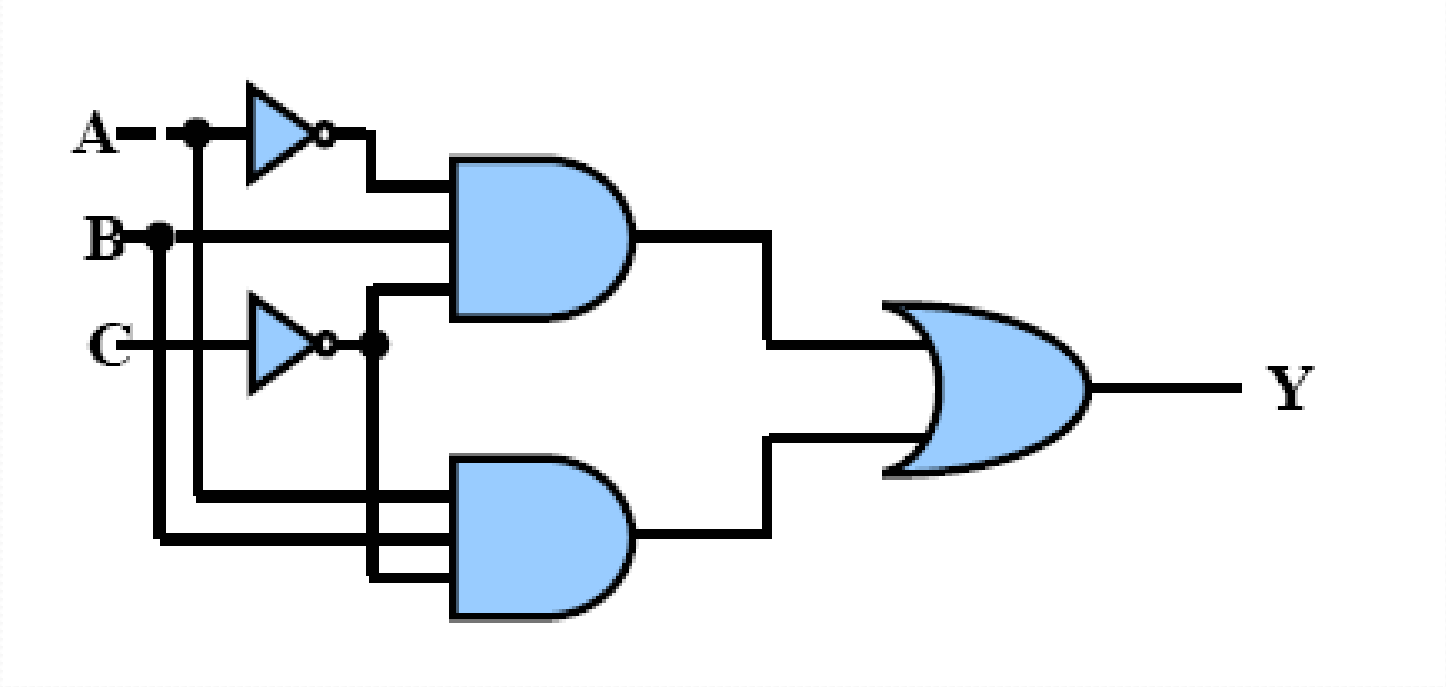
- اكتب التابع المنطقي للدارة التالية:



$$Y = A.B.(C.\overline{D}+E.F)$$

ليكن لدينا التابع المنطقي التالي : $\overline{Y}=\overline{A}.B.C+\overline{A}.B.C$

ارسم الدارة المنطقية المكافئة.



تمثيل دائرة منطقية من خلال جدول الحقيقة

ليكن لدينا جدول الحقيقة التالي والمطلوب ايجاد معادلة الخرج ورسم الدارة المنطقية المكافئة

المداخل			الخرج
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

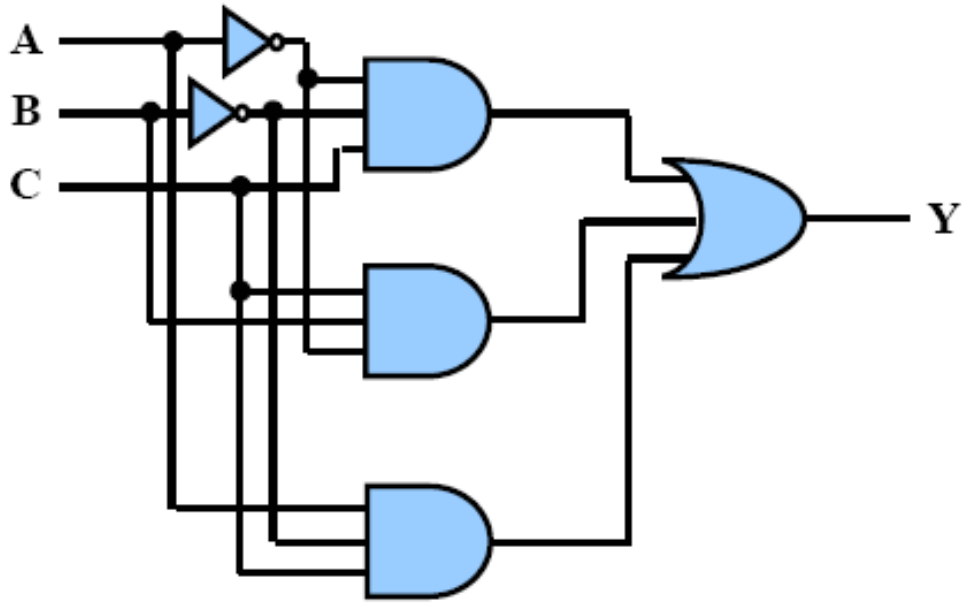
1- نحدد الحدود التي عندها الخرج = 1 منطقي

2- نضرب المداخل حسب قيمتها المنطقية فاذا كانت 0 نكتبها على شكل متمم .(A=0 تكتب $\overline{A}$)

3- نجمع الحدود التي حصلتا عليها.

$$Y = \overline{A}.\overline{B}.C + \overline{A}.B.C + A.\overline{B}.C$$

4- نرسم الدارة كما درسنا سابقا .



تحويل التابع المنطقي الى جدول الحقيقة

حول التابع التالي الى جدول الحقيقة المكافئ:

$$Y = AB\overline{C} + A\overline{B}\overline{C} + ABC$$

110 100 111

- نبدل كل حرف بصفر او واحد حسب حالته.
- نرسم جدول حقيقة مؤلف من 8 حالات لأن التابع مؤلف من ثلاث خانات : $2^3=8$.
- نضع خرج كل حالة من الحالات السابقة بحالة 1 منطقي والباقي أصفار.

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

جبر بوول وقواعده

يستخدم جبر بوول لتبسيط التوابع المنطقية ولتحقيق ذلك لابد من معرفة قواعده.

1- A+0=A

2- A .0=0

3- A +1=1

4- A . 1=A

5- A+A=A

6- A. A=A

7- $A+\overline{A}=1$

8- $A.\overline{A}=0$

9- A+A.B=A

$A.(A+B)=A$

10- $\overline{\overline{A}}=A$

التبديل: $A+B=B+A$

$A.\ B=B.\ A$

التوزيع: $A.(B+C)=A.B+A.C$

$A+(B.C)=(A+B).(A+C)$

التجميع: $(A+B)+C=A+(B+C)$

$(A.B).C=A.(B.C)$

مثال: بسط التابع المنطقي التالي: $Y= AB+A(A+C)+B(A+C)$ ثم ارسم الدارة المنطقية المبسطة.

الحل:

$Y= AB+AA+AC+AB+BC$

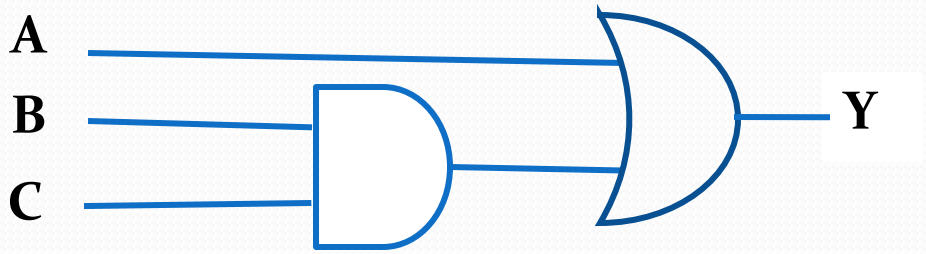
حسب القاعدة 6 : $A.A=A$ نجد: $Y=AB+A+AC+AB+BC$

نخرج A عامل مشترك فنجد: $Y= A(B+1+C+B)+BC$

حسب القاعدة 5 : $A+A=A$ نجد: $Y=A(B+1+C)+BC$

حسب القاعدة 3 :$A+1=1$ نجد: $Y= A.1+BC$

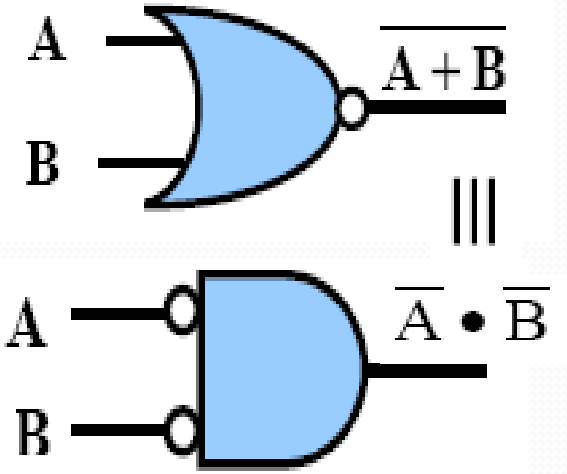
حسب القاعدة 4 : $A.1=A$ نجد: $Y=A+BC$ وهي أبسط شكل.



Demorgan's Theorems نظريات ديمورجان

نظرية ديمورجان الأولى

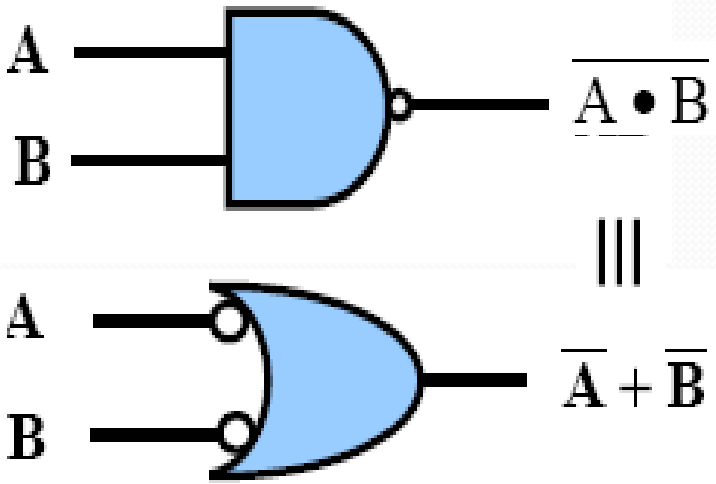
$$\overline{A + B} = \overline{A} \bullet \overline{B}$$



المداخل		الخرج	
A	B	$\overline{A + B}$	$\overline{A} \bullet \overline{B}$
0	0	1	1
0	1	0	0
1	0	0	0
1	1	0	0

نظرية ديمورجان الثانية

$$\overline{A \bullet B} = \overline{A} + \overline{B}$$



المداخل		الخرج	
A	B	$\overline{A \bullet B}$	$\overline{A} + \overline{B}$
0	0	1	1
0	1	1	1
1	0	1	1
1	1	0	0

أمثلة–طبق نظريات ديمورغان لحل التوابع التالية:

-1 $$Y=\overline{(A+\overline{B}+\overline{C})\bullet(\overline{A}+B+\overline{C})}$$

الحل:

$$Y=\overline{(A+\overline{B}+\overline{C})\bullet(\overline{A}+B+\overline{C})}$$

$$=\overline{(A+\overline{B}+\overline{C})}+\overline{(\overline{A}+B+\overline{C})}$$

$$=\overline{A}\,\overline{\overline{B}}\,\overline{\overline{C}}+\overline{\overline{A}}\,\overline{B}\,\overline{\overline{C}}=\overline{A}BC+A\overline{B}C$$

-2 $$Y=\overline{(\overline{A}+B)+CD}$$

الحل:

$$Y=\overline{(\overline{A}+B)+CD}$$

$$=\overline{(\overline{A}+B)}.\overline{CD}$$

$$=(\overline{\overline{A}}.\overline{B})(\overline{C}+\overline{D})$$

$$=A\overline{B}(\overline{C}+\overline{D})$$

اثبات صحة علاقة عن طريق جدول الحقيقة

أثبت بواسطة جدول الحقيقة صحة العلاقة: $A.(B+C) = A.B+A.C$

A	B	C	B+C	A.(B+C)	A.B	A.C	A.B+A.C
0	0	0	0	**0**	0	0	**0**
0	0	1	1	**0**	0	0	**0**
0	1	0	1	**0**	0	0	**0**
0	1	1	1	**0**	0	0	**0**
1	0	0	0	**0**	0	0	**0**
1	0	1	1	**1**	0	1	**1**
1	1	0	1	**1**	1	0	**1**
1	1	1	1	**1**	1	1	**1**

مجموع الجداءات

اكتب جدول الحقيقة للتابع التالي: $Y=(A+B)(B+C)$

تعلمنا في مثال سابق أنه يمكننا ايجاد جدول الحقيقة لتابع منطقي اذا بدلنا قيمة كل متغير بقيمة صفر أو واحد ثم أنشئنا جدولا حسب عدد الحالات 2^n

ثم نضع قيمة كل حد من التابع موجود في جدول الحقيقة بقيمة 1 والباقي صفر.

في الواقع تسمى هذه الطريقة مجموع الجداءات ولكن هناك شرط لاستخدامها وهو أن يكون التابع عبارة عن مجموع حدود كل حد فيه كل المتحولات.

في التمرين المطلوب حله نجد أن هذا الشرط غير محقق لذلك يجب تحويل هذا التابع الى الشكل النظامي:

اولا- نفكك التابع:

$$Y=AB+AC+BB+BC$$

$$=AB+AC+B+BC$$

$$=AB(C+\overline{C})+AC(B+\overline{B})+B(A+\overline{A})(C+\overline{C})+BC(A+\overline{A})$$

$$=ABC+AB\overline{C}+ABC+A\overline{B}C+(AB+\overline{A}B)(C+\overline{C})+ABC+\overline{A}BC$$

كل حد فيه متحول ناقص نضيف هذا المتحول الناقص على شكل $X+\overline{X}$ لانه = 1 ولايؤثر على النتيجة

$$=ABC+AB\overline{C}+ABC+A\overline{B}C+ABC+AB\overline{C}+\overline{A}BC+\overline{A}B\overline{C}+ABC+\overline{A}BC$$

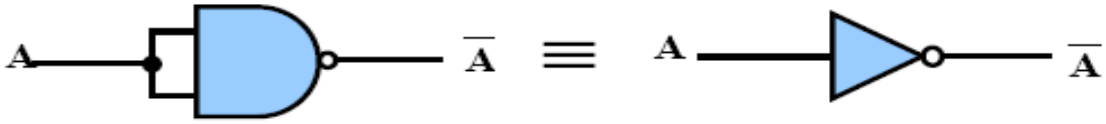
$$=ABC+AB\overline{C}+A\overline{B}C+\overline{A}BC+\overline{A}B\overline{C}$$

الآن اصبح بامكاننا تبديل كل حرف بما يساويه 0 او 1 ثم انشاء جدول بثمان حالات لان $2^3=8$

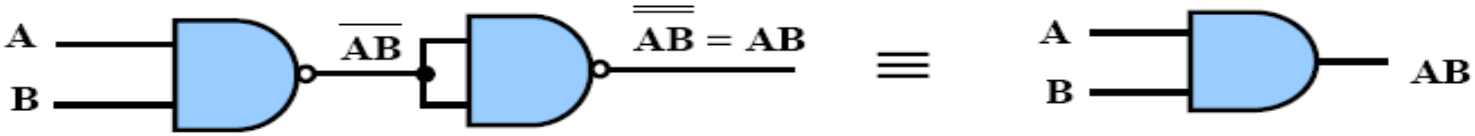
ثم تبديل خرج كل حد من التابع الموجود بالجدول بواحد والحدود الباقية صفر كما يلي:

	A	B	C	Y
	0	0	0	0
	0	0	1	0
$\overline{A}B\overline{C}$	0	1	0	1
$\overline{A}BC$	0	1	1	1
	1	0	0	0
$A\overline{B}C$	1	0	1	1
$AB\overline{C}$	1	1	0	1
ABC	1	1	1	1

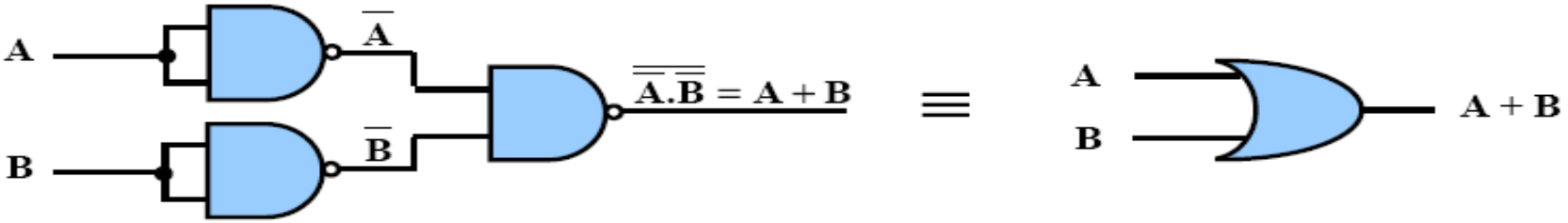
تطبيقات بوابة NAND



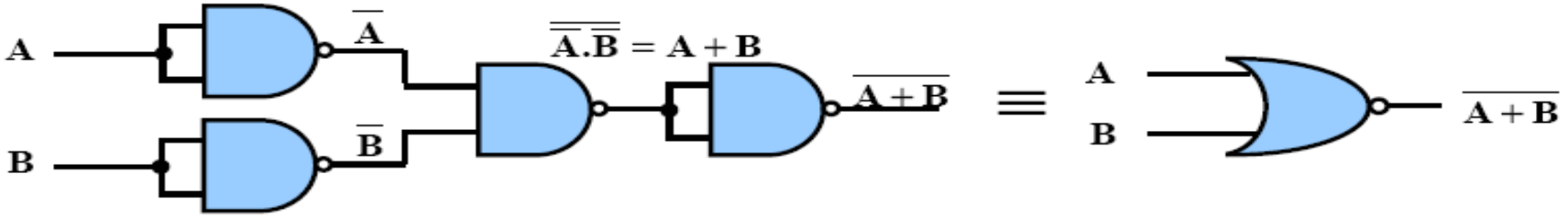
(أ)



(ب)

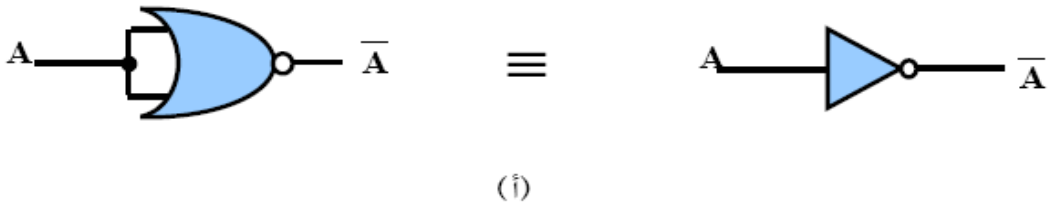


(جـ)

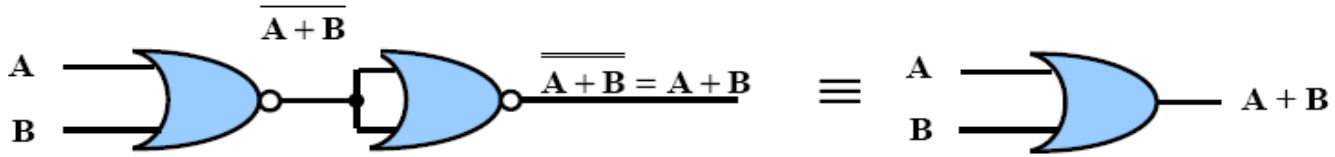


(د)

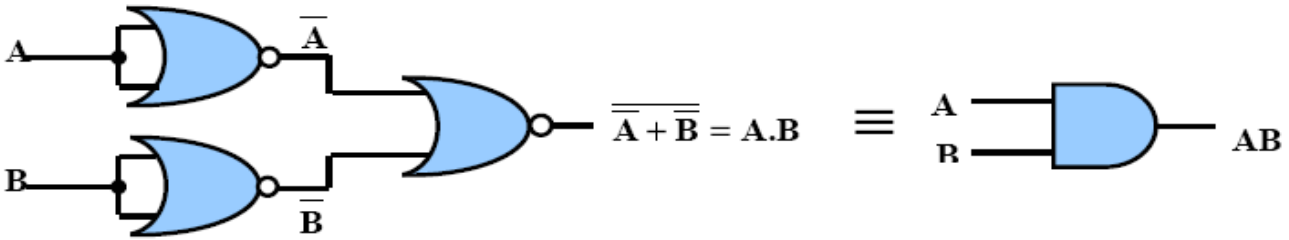
تطبيقات بوابة NOR



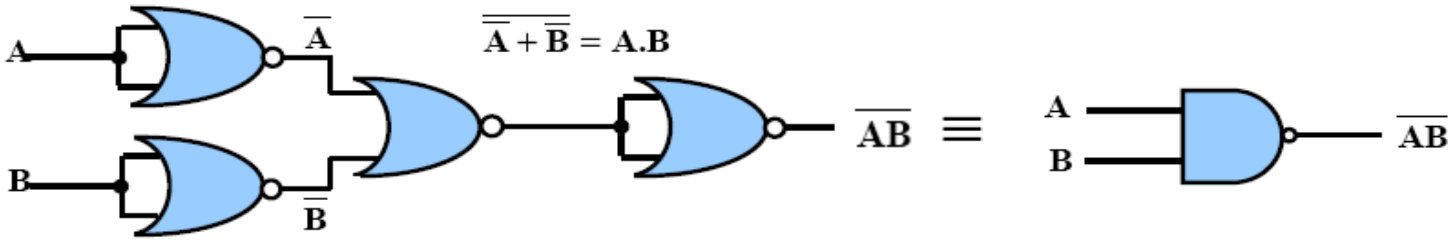
(أ)



(ب)



(جـ)

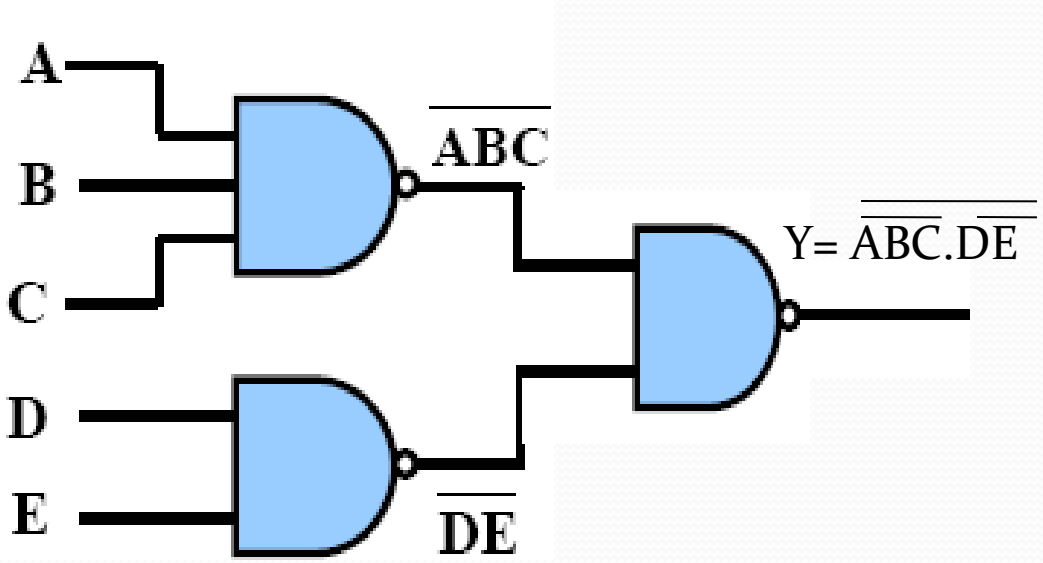


(د)

حقق التابع التالي مستخدما بوابات NAND فقط:

$$Y = ABC + DE$$

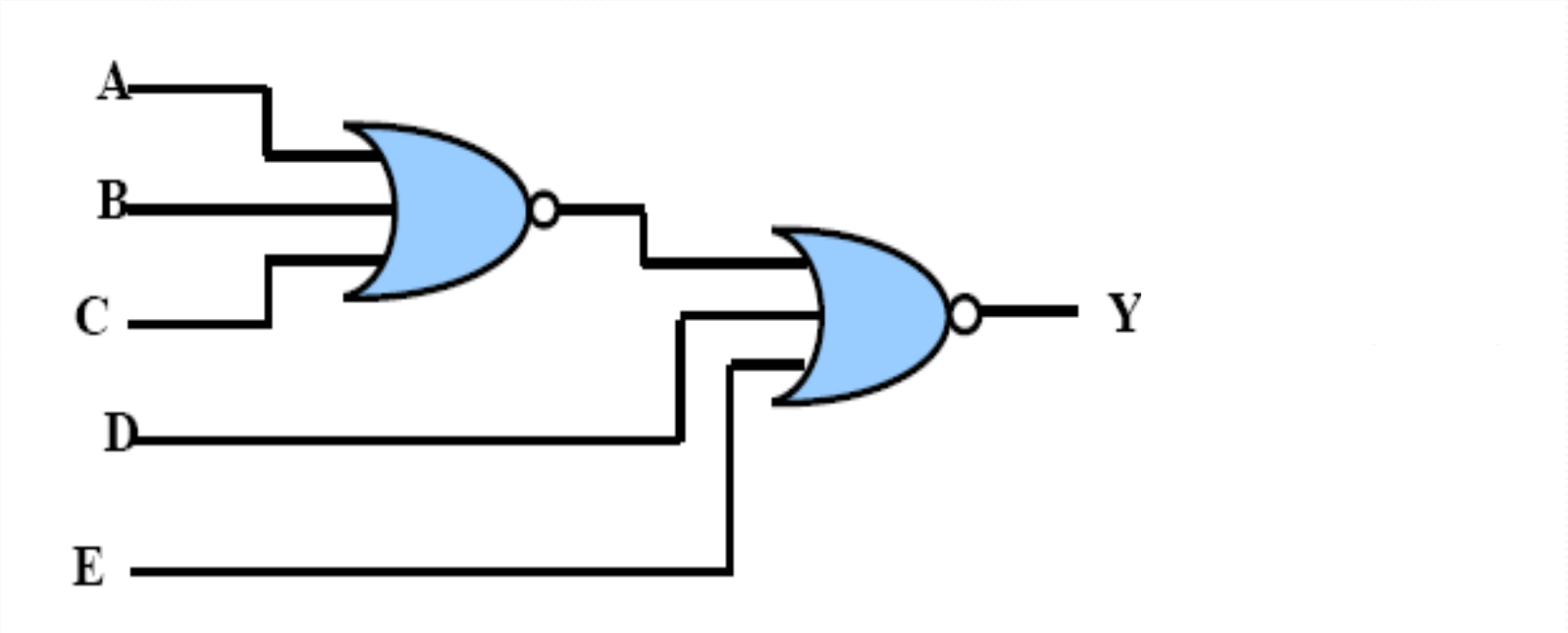
$$Y = ABC + DE = \overline{\overline{ABC + DE}} = \overline{\overline{ABC} \cdot \overline{DE}}$$



حقق التابع التالي مستخدما بوابات NOR فقط: $\overline{Y=\bar{A}.\bar{B}.C+(D+E)}$

نلاحظ ان $\bar{A}.\bar{B}.C = \overline{A+B+C}$ حسب ديمورغان (برهن ذلك)

وبالتالي $\overline{Y=\overline{A+B+C}+(D+E)}$

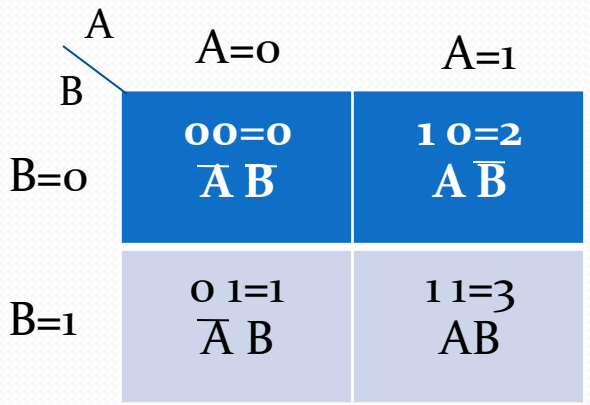


مخططات كارنو

يعتبر مخطط كارنو طريقة لتبسيط التوابع المنطقية الى أبسط شكل لها معتمدا على عدد المتغيرات في التابع ووضعها في مخطط بشل يجعل اختصاره امرا ممكنا.

مخطط كارنو لتابع بمتغيرين A و B: بما انه يوجد متغيرين لذلك توجد اربعة حالات لهذين المتغيرين(حالات المداخل A وB) وحسب جدول الحقيقة نجد:

A	B	Y
0	0	
0	1	
1	0	
1	1	

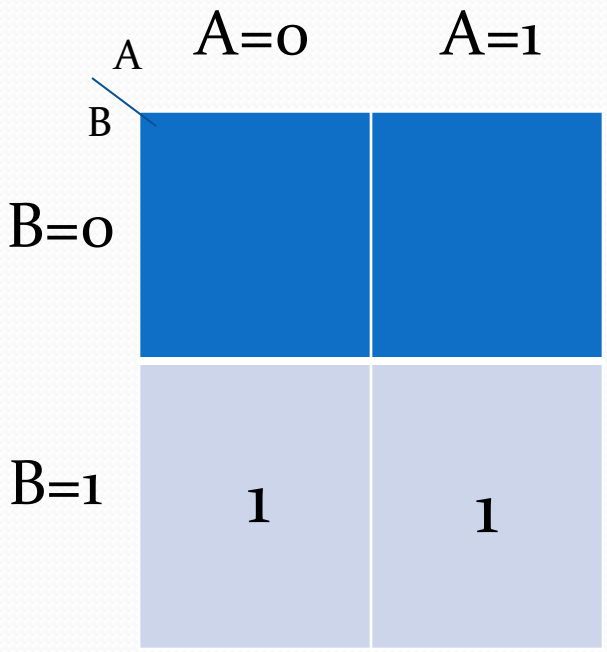


- مثال: مثل التابع التالي : $Y=AB+AB$ على مخطط كارنو.

1- نرسم جدول الحقيقة لهذا التابع.

2- كل قيمة للخرج Y تساوي الواحد في الجدول ننقل حالة مداخلها المقابلة الى مكانها في المخطط.

ملاحظة: في هذه الطريقة لاننقل حالات الدخل التي خرجها يساوي الصفر.



A	B	Y
0	0	0
0	1	1
1	0	0
1	1	1

مخطط كارنو لتابع بثلاثة متغيرات:

A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

C \ AB	00	01	11	10
0	000	010	110	100
1	001	011	111	101

مثل التابع التالي على مخطط كارنو:

$$Y=\overline{A}BC+A\overline{B}C+AB\overline{C}$$

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

C \ AB	00	01	11	10
0	000	010	110	100
1	001	011	111	101

C \ AB	00	01	11	10
0			1	
1		1		1

مخطط كارنو لتابع بأربعة متغيرات:

A	B	C	D	Y
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

CD \ AB	00	01	11	10
00	0000	0100	1100	1000
01	0001	0101	1101	1001
11	0011	0111	1111	1011
10	0010	0110	1110	1010

A	B	C	D	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

- مثل التابع التالي على مخطط كارنو :

$$Y=ABCD+AB\overline{C}D$$

CD \ AB	00	01	11	10
00	0000	0100	1100	1000
01	0001	0101	1101	1001
11	0011	0111	1111	1011
10	0010	0110	1110	1010

CD \ AB	00	01	11	10
00				
01			1	
11			1	
10				

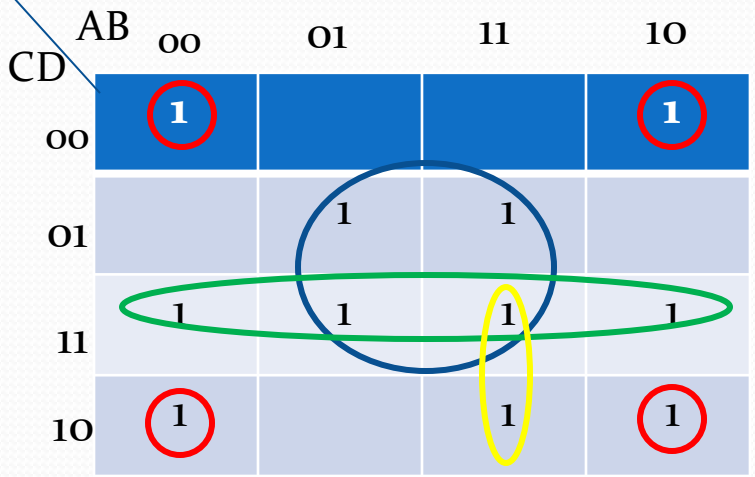
اختصار التوابع المنطقية بواسطة مخططات كارنو

يتم اختصار التوابع بواسطة مخططات كارنو عن طريق تجميع اكبر عدد من الواحدات الموجودة في المخطط بمجموعات وكتابة صيغ هذه المجموعات والحصول على ابسط شكل للتابع.

يتم اختيار المجموعات عن طريق تجاور الواحدات هندسيا و منطقيا باخذها كمجموعة واحدة ويجب أن يكون عدد الواحدات في كل مجموعة مساويا 2^n من الواحدات ويمكن ان تحتوي المجموعة واحد فقط ان لم يكن له مجاور.

التجاور الهندسي هو اشتراك مربعين بضلع على الأقل ومجاور الجاور هو مجاوروأما التجاور المنطقي فهو اختلاف المربعين بمتحول واحد وذلك مبين بالشكل التالي:

المربعات ذات الدوائرالحمراء متجاورة منطقيا وهندسيا: منطقيا لأن كل مربع مختلف عن جاره بمتحول واحد.



مثال المربعات في الزاوية اليسارية العليا واليمينية العليا 0000 و 1000 مختلفين بآخر خانة فقط وهكذا.اما هندسيا فاذا قمنا بلف المخطط افقيا وشاقوليا فنجد ان المربعات الاربعة تتجاور هندسيا وهذا سبب وضع 11 قبل 10 على المخطط.

مربعات الدائرة الزرقاء متجاورة هندسيا وكذلك المنحني الأخضر اما بالنسبة للمنحني الأصفر فلا يمكن اخذ الواحد السفلي لوحده بسبب وجود واحد مجاور له اما اذا لم يكن هناك مجاور له فيمكن اخذه لوحده.

كيفية تمثيل المجموعات بمعادلات

- ناخذ كل مجموعة على حده ونكتب فقط المتحولات الثابتة أفقيا وشاقوليا ونهمل المتغيرة.

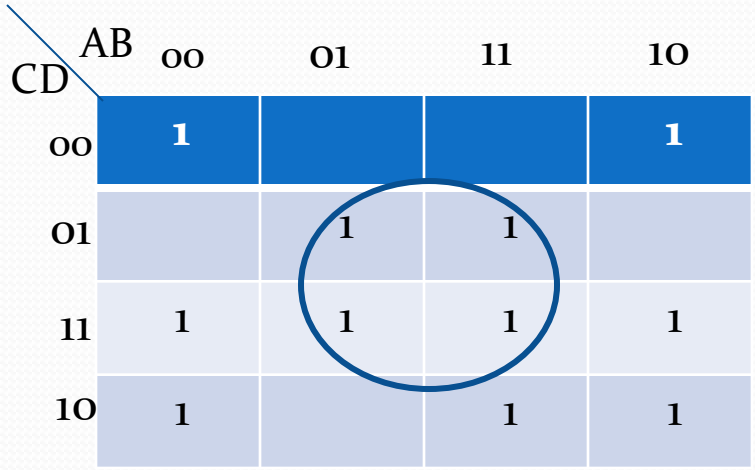
CD \ AB	00	01	11	10
00	1			1
01		1	1	
11	1	1	1	1
10	1		1	1

- نلاحظ افقيا ثبات المتحول B على القيمة صفر اما A فهو متغير بين 0 و1 واماشاقوليا فان C تتغير بين 0 و1 اما D فهو ثابت على القيمة 0 لذلك فان معادلة هذه المجموعة تكتب كما يلي:

$$\overline{B}\,\overline{D}$$

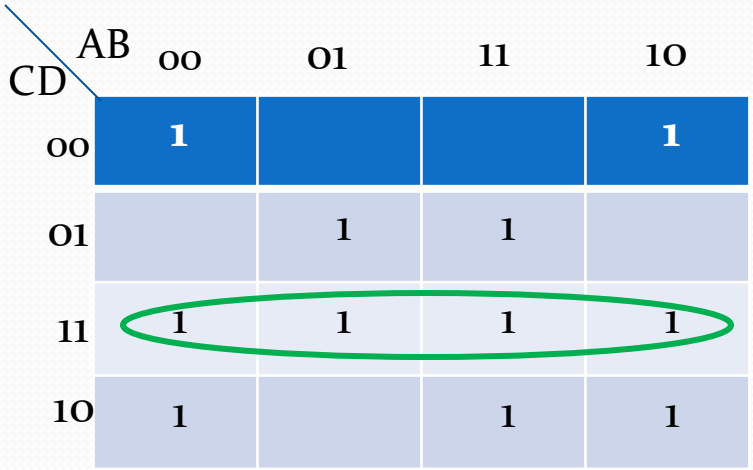
معادلة هذه المجموعة:

BD



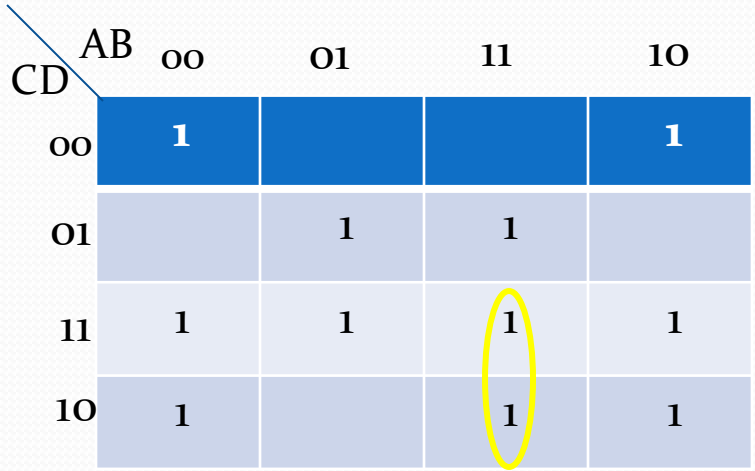
معادلة هذه المجموعة:

CD



معادلة هذه المجموعة:

ABC

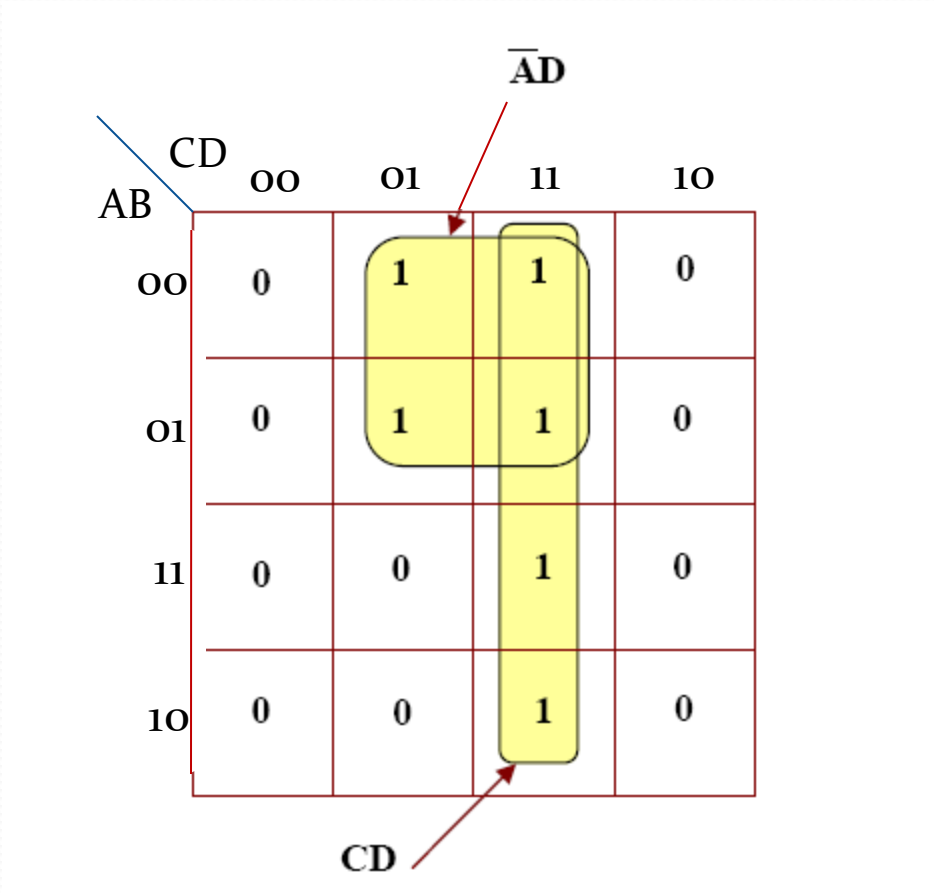


وبالتالي تصبح معادلة التابع السابق الممثل على مخطط كارنو كما يلي:

$$Y = \bar{B}\bar{D} + B\bar{D} + CD + ABC$$

ليكن لدينا جدول الحقيقة المبين بالشكل مثل هذا الجدول على مخطط كارنو واكتب المعادلة المختصرة وارسم الدارة.

المداخل				الخرج
A	B	C	D	Y
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1



$Y = \overline{A}D + CD$

مسألة: يراد تصميم دارة منطقية لاضاءة مصباح (الخرج) بواسطة ثلاثة قواطع A,B,C (المداخل) في الحالات التالية:

1- القاطع A مغلق والقاطعين الاخرين مفتوحان.

2- القاطع A مفتوح والقاطعين الاخرين مغلقان.

3- جميع القواطع مغلقة.

4- جميع القواطع مفتوحة.

المطلوب:

1- ارسم جدول الحقيقة لهذه الدارة.

2- اكتب المعادلة المنطقية من الجدول.

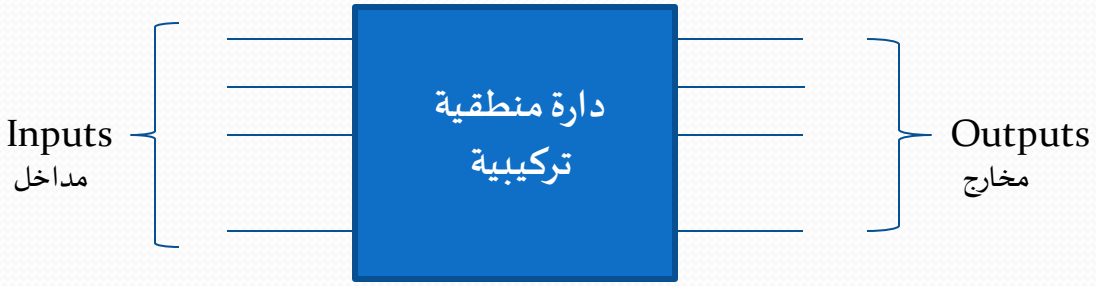
3- ارسم الدارة للمعادلة السابقة.

4- اختصر المعادلة المنطقية السابقة رياضيا وارسم الدارة المختصرة.

5- ارسم مخطط كارنو واختصر بواسطة المجموعات .

الدارات المنطقية التركيبية
Combinational Logic Circuits

الدارات المنطقية التركيبية هي دارات منطقية لها عدد من المداخل وعدد من المخارج تحقق تابع منطقي محدد.



اولا- دارة جمع خانتين (نصف جامع) Half Adder –H. A

0+0=0 , 0+1=1 , 1+0=1 , 1+1= 10 نلاحظ في اخر عملية جمع ان الناتج هو 0 وهناك منقول للخانة التالية وهو الواحد 1
وبالتالي فان الدارة التي تقوم بجمع خانتين لها عدة مداخل هي الخانتين المراد جمعهما ولها مخرجين احدهما يمثل ناتج الجمع ونرمز له بـ S(Sum) والاخر يمثل المنقول او الحامل ونرمز له بـ C(Carry) وتكون دارة نصف الجامع كما يلي:

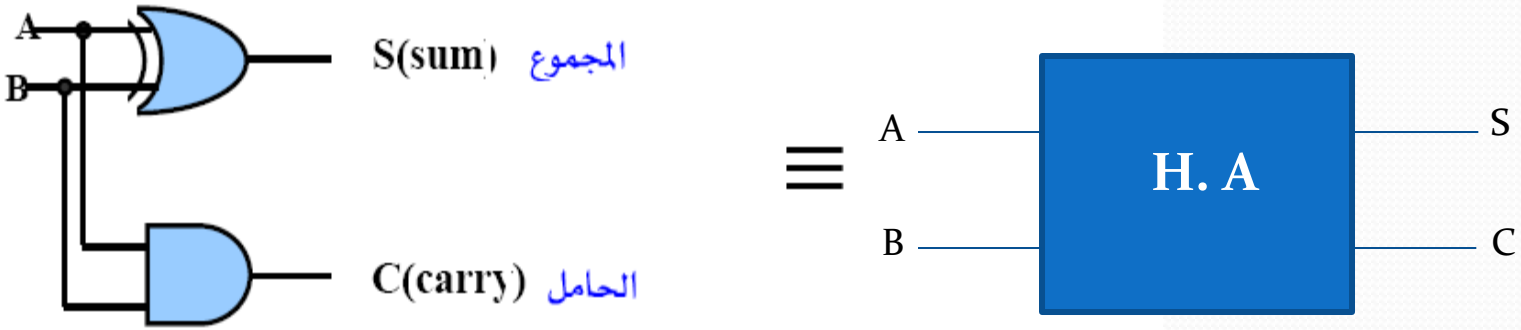
جدول الحقيقة لدارة نصف الجامع

$S = A\bar{B} + \bar{A}B$ وهي تمثل بوابة XOR

$C = AB$ وهي تمثل بوابة AND

المكافئة كما يلي:

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



ثانيا - دارة جامع كامل Full Adder –F. A

عند جمع عددين كل واحد منهما مؤلف من خانتين مثلا: 1 1 + 1 1 نلاحظ مايلي:

C → 1

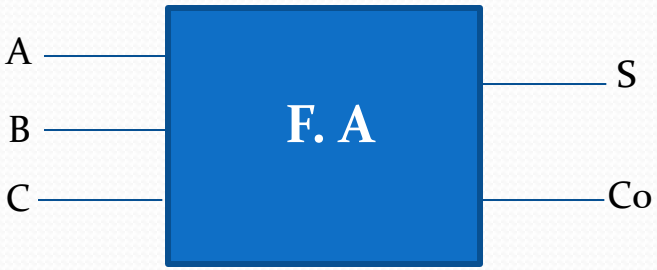
1 1

1 1

–

Co → 1 1 0

نلاحظ أن الدخل أصبح ثلاث خانات A,B,C والخرج S ,Co وتصبح الدارة كما يلي:



جدول الحقيقة لدارة الجامع الكامل

$$S = \bar{A}\,B\,\bar{C} + A\,\bar{B}\,\bar{C} + A\,B\,C + A\,B\,C \ldots\ldots$$

A	B	C	S	Co
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$$Co = \bar{A}\,B\,C + A\,\bar{B}\,C + A\,B\,\bar{C} + A\,B\,C \ldots\ldots 2$$

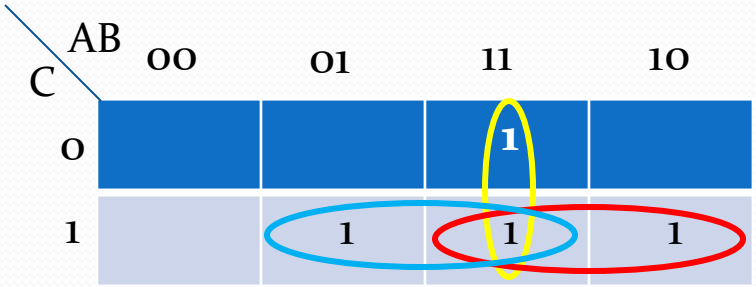
لعادلة 1 نجد : (بطريقة كارنو لاتختصر وتبقى كما هي)

$$S = \bar{A}\,(\bar{B}\,C + B\,\bar{C}) + A\,(\bar{B}\,\bar{C} + B\,C)$$

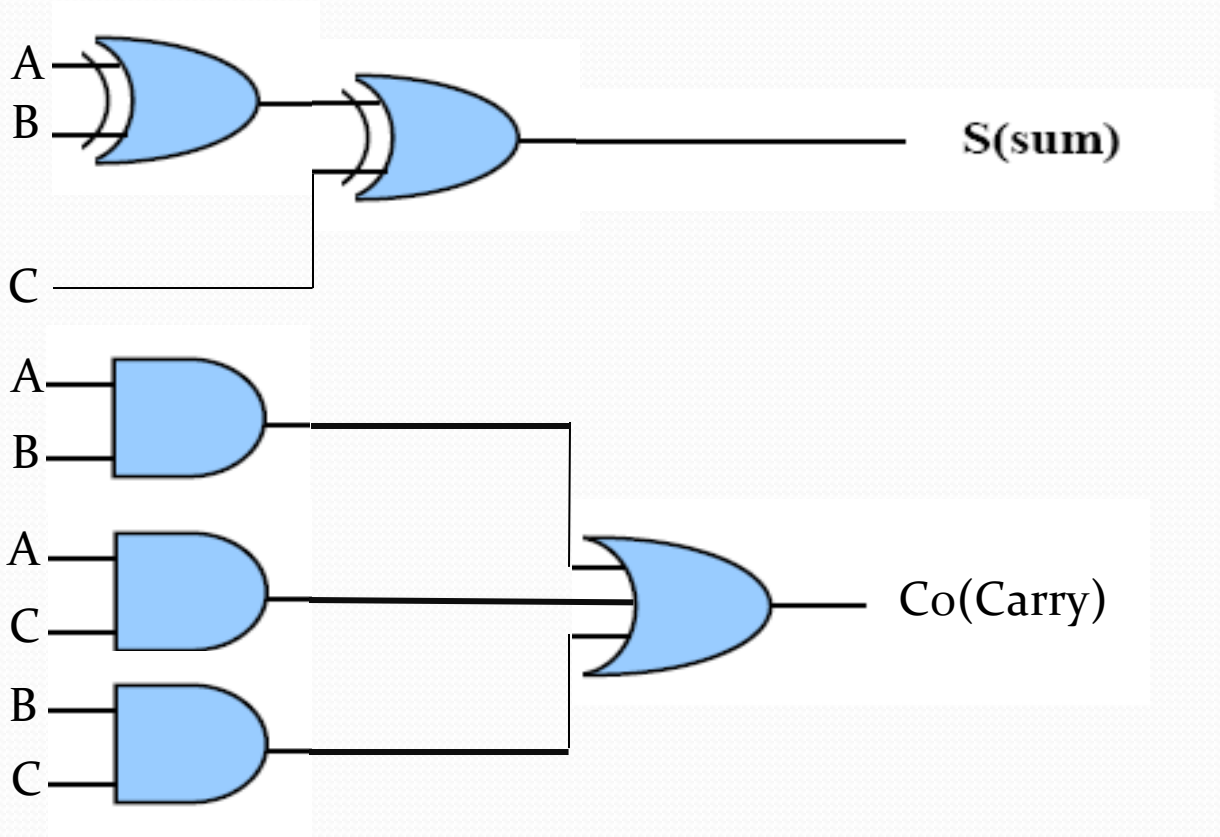
$$S = \bar{A}\,(B \oplus C) + A\,(\overline{B \oplus C})$$

$$S = A \oplus B \oplus C$$

) فيمكن اختصارها بواسطة كارنو كما يلي:



$$Co = A\,C + B\,C + A\,B$$

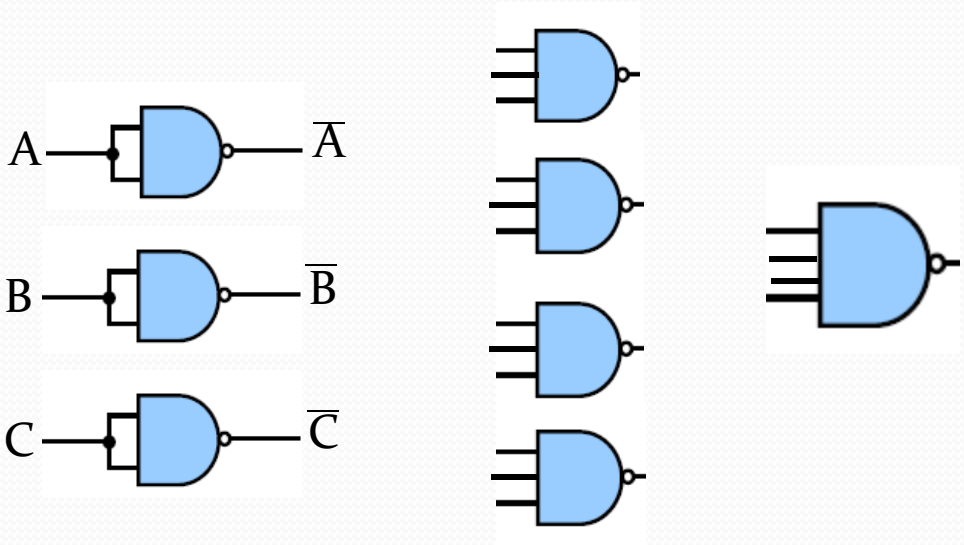

A
B
C
S(sum)
A
B
A
C
B
C
Co(Carry)

نفذ معادلة ناتج الجمع في دارة الجامع الكامل بواسطة بوابات NAND فقط

$$S = \overline{A}\,\overline{B}\,C + \overline{A}\,B\,\overline{C} + A\,\overline{B}\,\overline{C} + A\,B\,C$$

$$S = \overline{\overline{A}\,\overline{B}\,C + \overline{A}\,B\,\overline{C} + A\,\overline{B}\,\overline{C} + A\,B\,C}$$

$$S = \overline{\overline{(\overline{A}\,\overline{B}\,C)}\ \overline{(\overline{A}\,B\,\overline{C})}\ \overline{(A\,\overline{B}\,\overline{C})}\ \overline{(A\,B\,C)}}$$



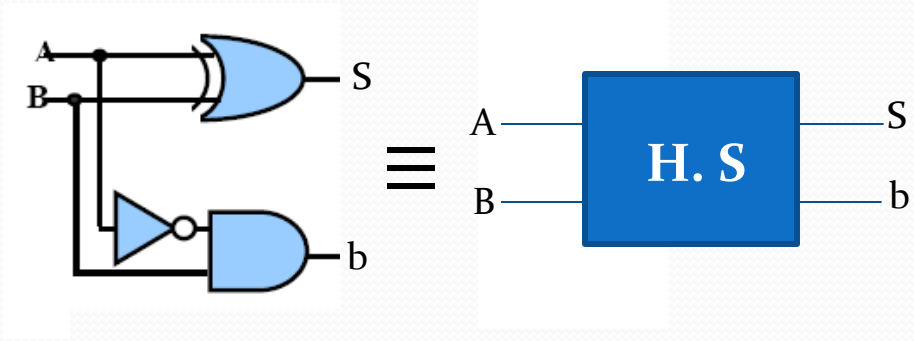
ثالثا- دارة طرح خانتين (نصف طارح) Half Subtractor –H. S

0-0=0 , 0-1=1 مع استعارة 1 , 1-0=1 , 1-1= 0 نلاحظ في ثاني عملية طرح ان الناتج هو 1 وذلك عن طريق استعارة 1 بشكل افتراضي من الخانة السابقة وبالتالي فان الدارة التي تقوم بطرح خانتين لها الخانتين المراد طرحهما ولها مخرجين احدهما يمثل ناتج الطرح ونرمز له بـ S(Subtract) والاخر يمثل الاستعارة ونرمز له بـ b(Borrow) وتكون دارة نصف الطارح كما يلي:

المعادلات: $S = A\bar{B} + \bar{A}B$ وهي تمثل بوابة XOR

$b = \bar{A}B$ وهي تمثل بوابة AND

A	B	S	b
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0



ثانيا - دارة طارح كامل Full Subtractor –F. S : نلاحظ أن الدخل ثلاث خانات A,B,b والخرج S ,bo

$$S = \bar{A}\,\bar{B}\,b + \bar{A}\,B\,\bar{b} + A\,\bar{B}\,\bar{b} + A\,B\,b \quad \text{.....1 المعادلات:}$$

$$bo = \bar{A}\,\bar{B}\,b + \bar{A}\,B\,\bar{b} + \bar{A}\,B\,b + A\,B\,b \quad \text{.....2}$$

لدى اختصار المعادلة 1 نجد : (بطريقة كارنو لاتختصر وتبقى كما هي)

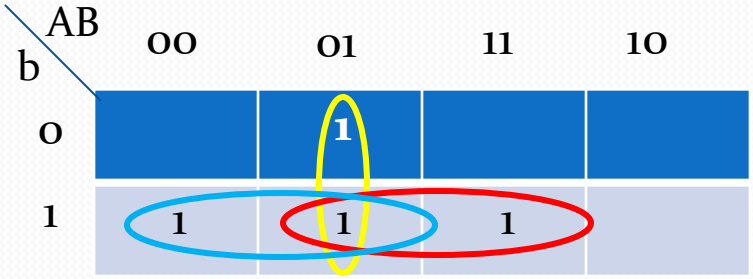
$$S = \bar{A}\,(\bar{B}\,b + B\,\bar{b}) + A\,(\bar{B}\,\bar{b} + B\,b)$$

$$S = \bar{A}\,(B \oplus b) + A\,(\overline{B \oplus b})$$

$$S = A \oplus B \oplus b$$

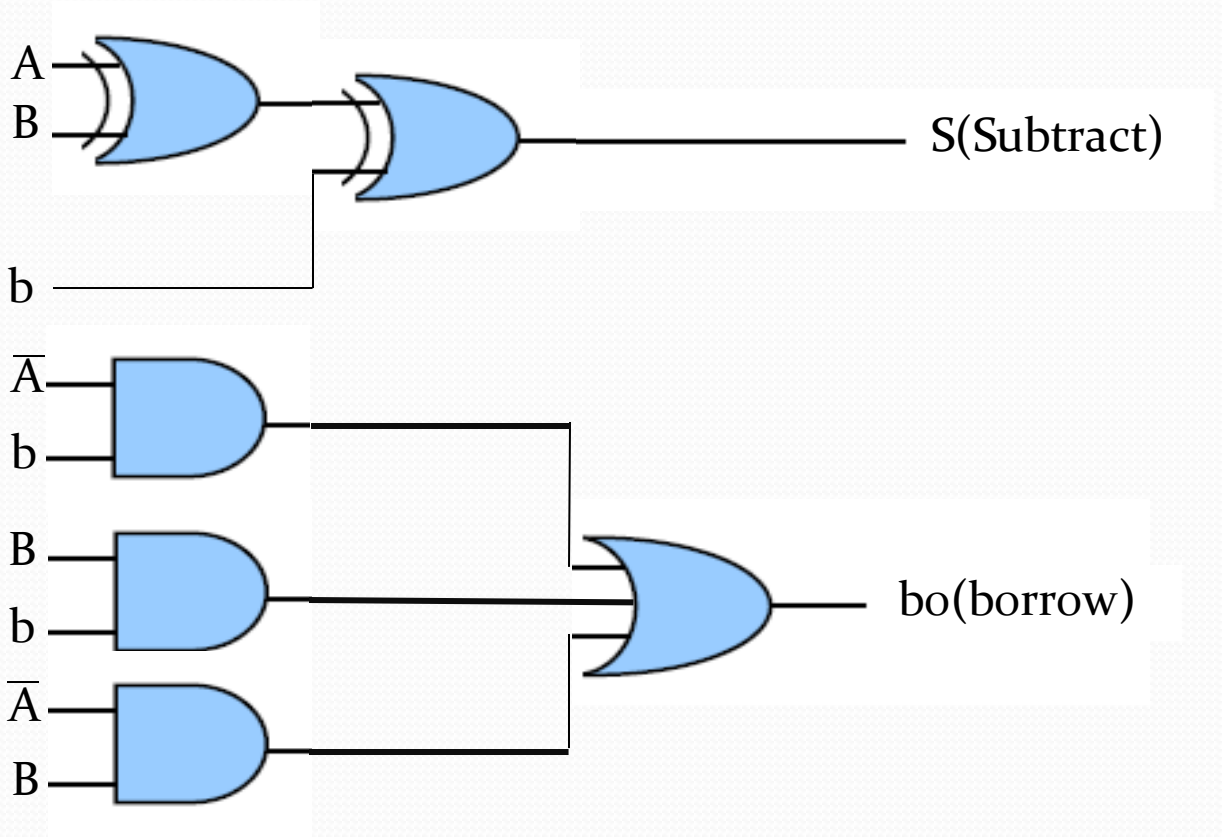
A	B	b	S	bo
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

يمكن اختصارها بواسطة كارنو كما يلي:



$$bo = \bar{A}\,b + B\,b + \bar{A}\,B$$

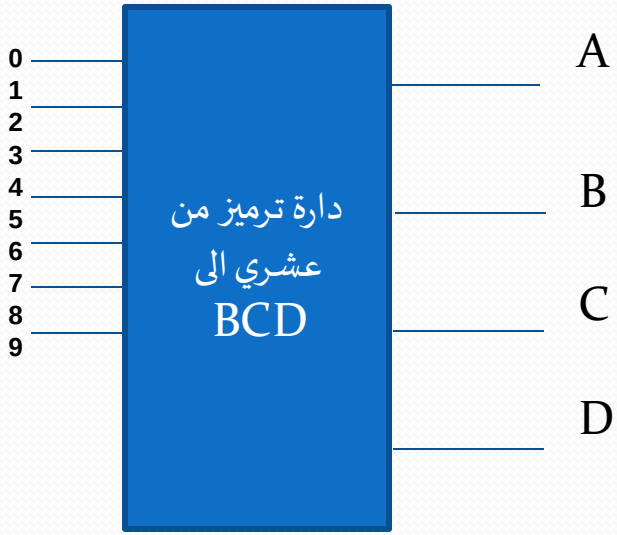
وتكون الدارة المكافئة للطارح الكامل كما يلي:



دارات الترميز (code):

هي الدارات التي تحول من نظام الى نظام آخر مثل العشري الى العشري المرمز ثنائيا BCD :

Binary	A	B	C	D
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1



من الجدول نلاحظ أن:

A = 8+9

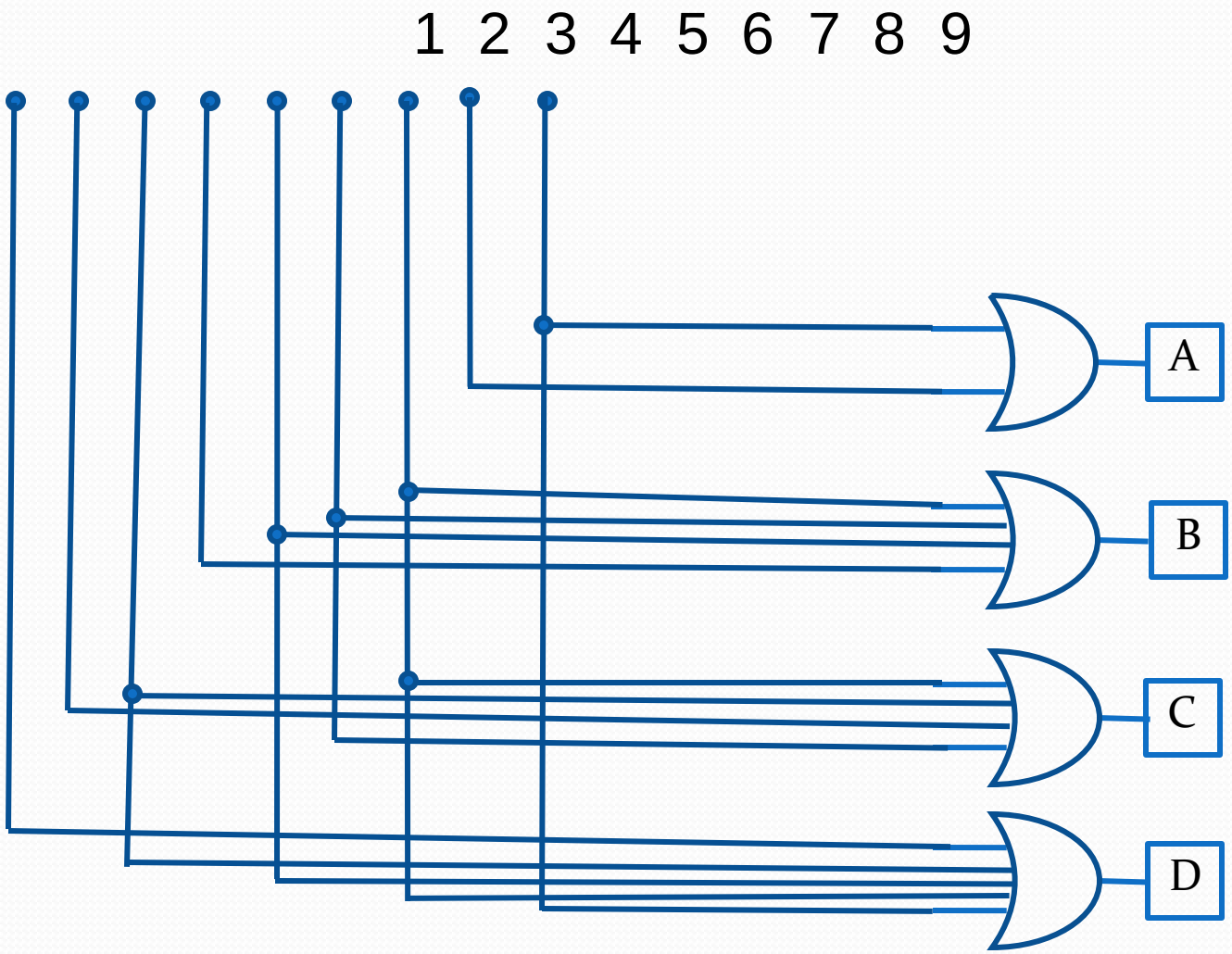
B=4+5+6+7

C=2+3+6+7

D=1+3+5+7+9

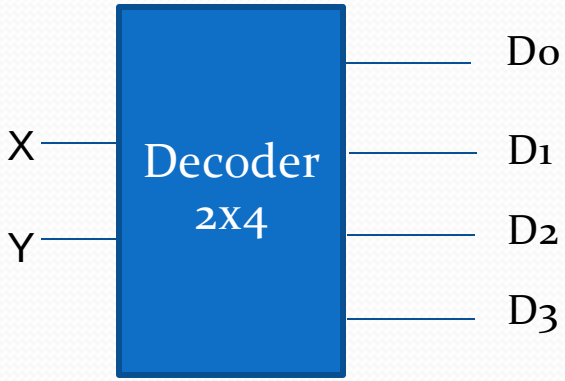
نرسم الدارة حسب المعادلات

الدارة المكافئة للترميز من عشري الى BCD :



دارات كشف الترميز DECODER

في هذه الدارات يعتمد عدد المخارج على عدد المداخل حيث يحسب عدد المخارج بحيث يساوي 2^n حيث n هو عدد المداخل والشكل التالي يبين دارة فك ترميز 2x4 اي لها مدخلين و4 مخارج:



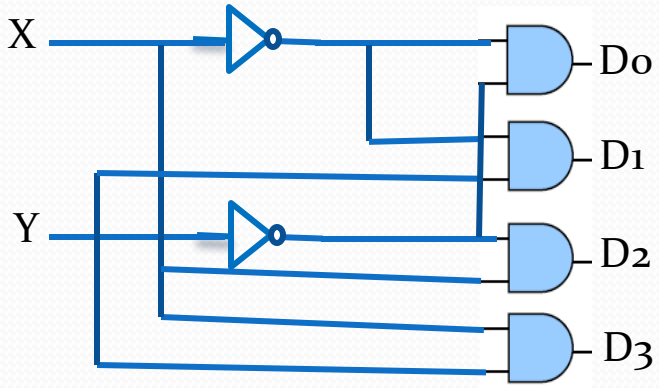
X	Y	D0	D1	D2	D3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

$D0 = \overline{X}\,\overline{Y}$

$D1 = \overline{X}\,Y$

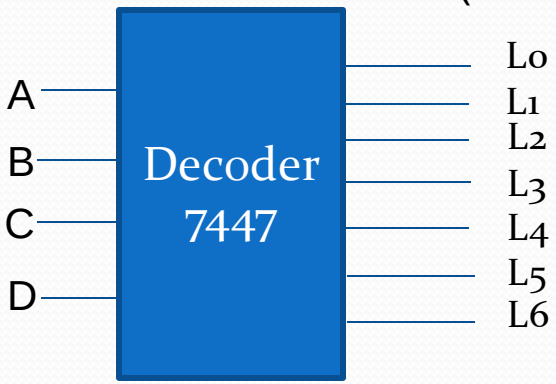
$D2 = X\,\overline{Y}$

$D3 = X\,Y$

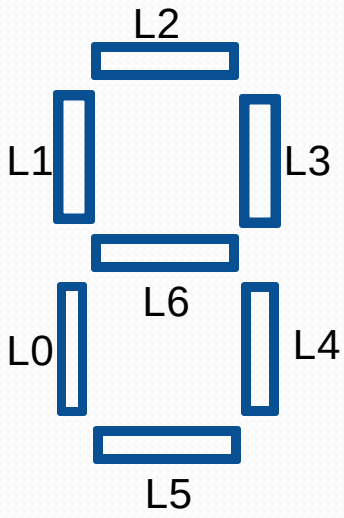


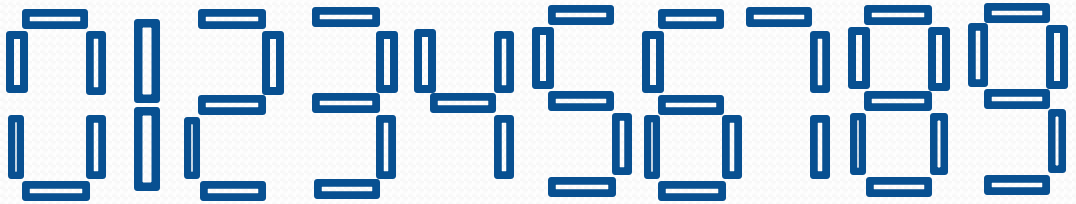
تتوفر مفككات ترميز 2x4 و 3x8 و 4x16 .....

هذه الدارة لها أربعة مداخل هي رموز نظام BCD وسبعة مخارج L0...L6 تمثل أجزاء الرقم العشري الذي يظهر على شاشة الالة الحاسبة.(تتوفر هذه الدارة عمليا بالدارة المتكاملة 7447).

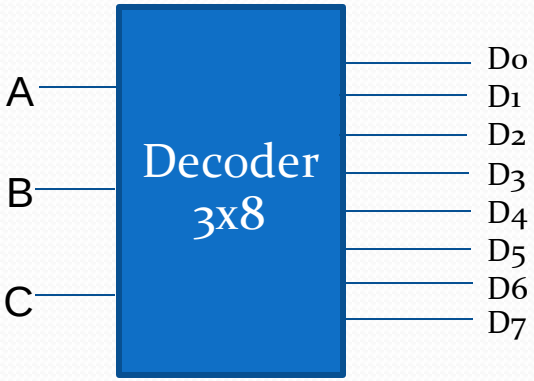


عشري	BCD				Lo	L1	L2	L3	L4	L5	L6
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	0	0	1	1	0	0
2	0	0	1	0	1	0	1	1	0	1	1
3	0	0	1	1	0	0	1	1	1	1	1
4	0	1	0	0	0	1	0	1	1	0	1
5	0	1	0	1	0	1	1	0	1	1	1
6	0	1	1	0	1	1	1	0	1	1	1
7	0	1	1	1	0	0	1	1	1	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	0	1	1	1	1	1	1





اكتب جدول الحقيقة لدارة كاشف ترميز 3x8 بحيث يتم في كل حالة كشف مخرج واحد D واكتب معادلات الخرج:



A	B	C	D0	D1	D2	D3	D4	D5	D6	D7
0	0	0	1							
0	0	1		1						
0	1	0			1					
0	1	1				1				
1	0	0					1			
1	0	1						1		
1	1	0							1	
1	1	1								1

$D0 = \overline{A}\,\overline{B}\,\overline{C}$, $D1 = \overline{A}\,\overline{B}\,C$, $D2 = \overline{A}\,B\,\overline{C}$, $D3 = \overline{A}\,B\,C$

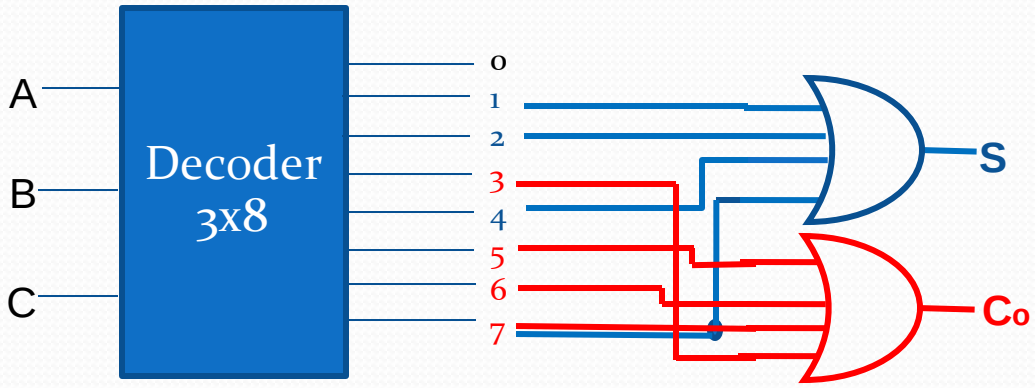
$D4 = A\,\overline{B}\,\overline{C}$, $D5 = A\,\overline{B}\,C$, $D6 = A\,B\,\overline{C}$, $D7 = A\,B\,C$

- صمم دارة جامع كامل باستخدام دارة كاشف ترميز 3x8:

A	B	C	S	Co
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$S = 1+2+4+7$

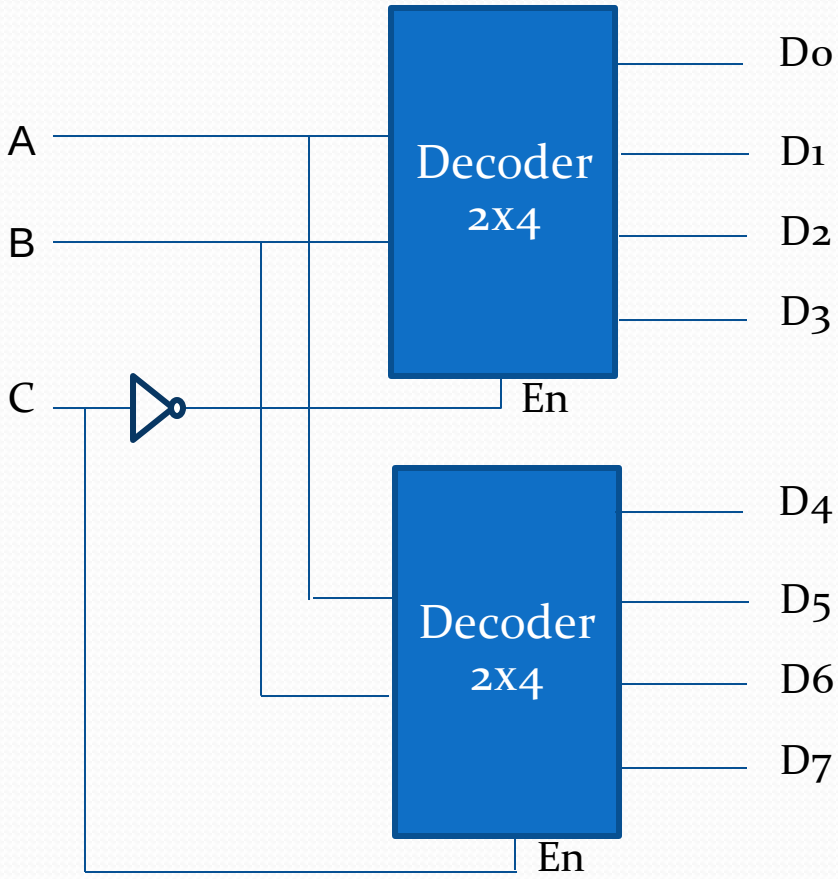
$C_o = 3+5+6+7$



- تصميم ديكودر 3x8 من ديكودرين 2x4 :

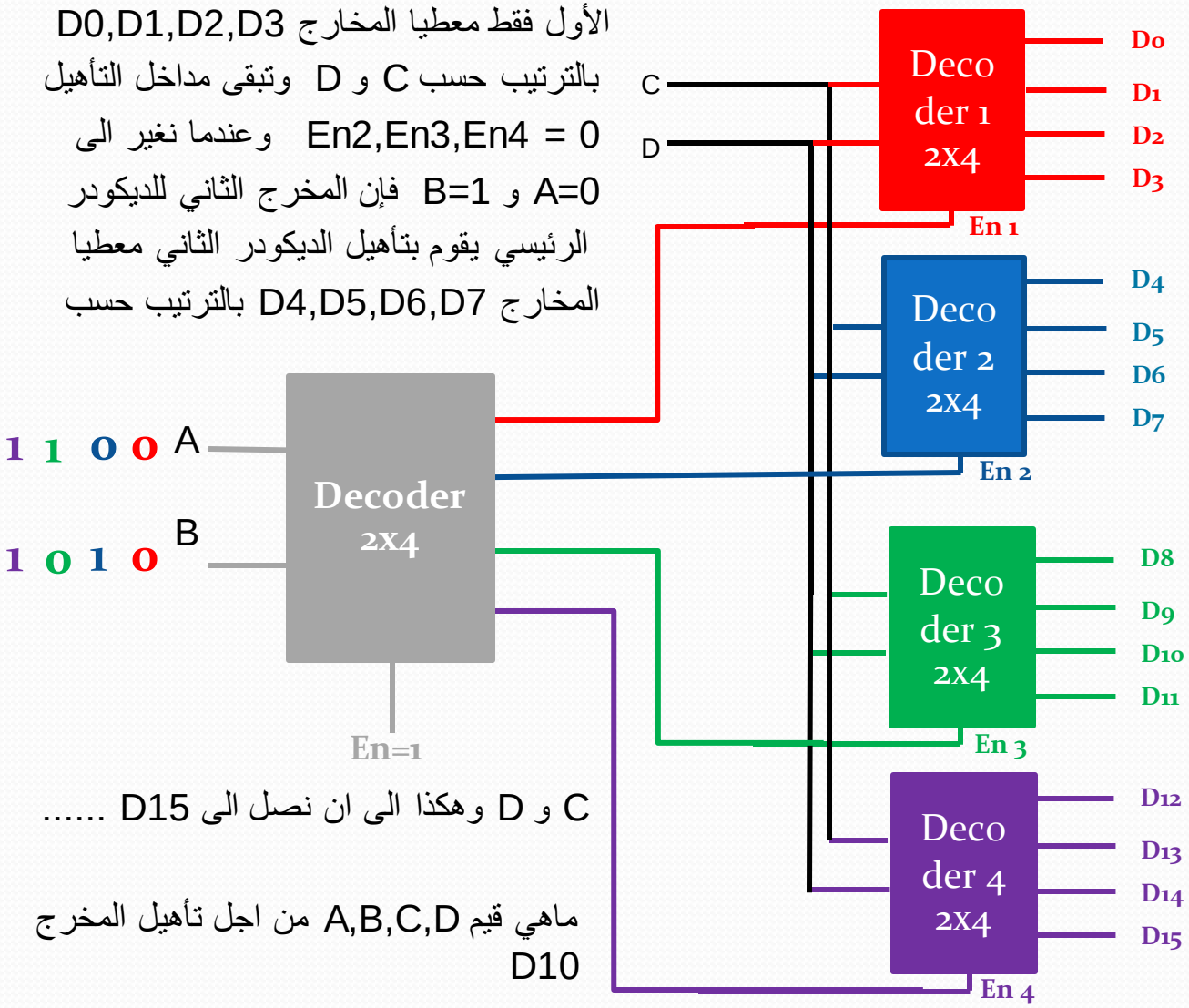
ان كل ديكودر 2x4 له مدخلين واربع مخارج وبالتالي لدينا أربعة مداخل وثمانية مخارج ولكننا نريد ثلاثة مداخل فقط لذلك يجب دمج المداخل وبذلك نحصل على مدخلين وبالتالي يلزمنا مدخل ثالث وهذا المدخل مشترك يقوم بتأهيل الديكودرات بالترتيب ونسميه مدخل التأهيل نرمز له En (Enable) يكون فعالا عند 1 حيث يعمل عندها الديكودر وذلك كما يلي:

عندما C=0 نلاحظ ان الديكودر السفلي متوقف عن العمل بسبب En=0 والديكودر العلوي يعمل بسبب En=1 وعندها نحصل على D0,D1,D2,D3 وعندما تصبح C=1 يتوقف الديكودر العلوي عن العمل ويبدأ السفلي بالعمل معطيا D4,D5,D6,D7 .



تصميم ديكودر 4x16 من ديكودرات 2x4 :

عندما En=1 فإن En1=1 فيتأهل اول مخرج من الديكودر الرئيسي عندما A,B=0 جاعلا En1=1 وبالتالي يعمل الديكودر الأول فقط معطيا المخارج D0,D1,D2,D3 بالترتيب حسب C و D وتبقى مداخل التأهيل En2,En3,En4 = 0 وعندما نغير الى A=0 و B=1 فإن المخرج الثاني للديكودر الرئيسي يقوم بتأهيل الديكودر الثاني معطيا المخارج D4,D5,D6,D7 بالترتيب حسب



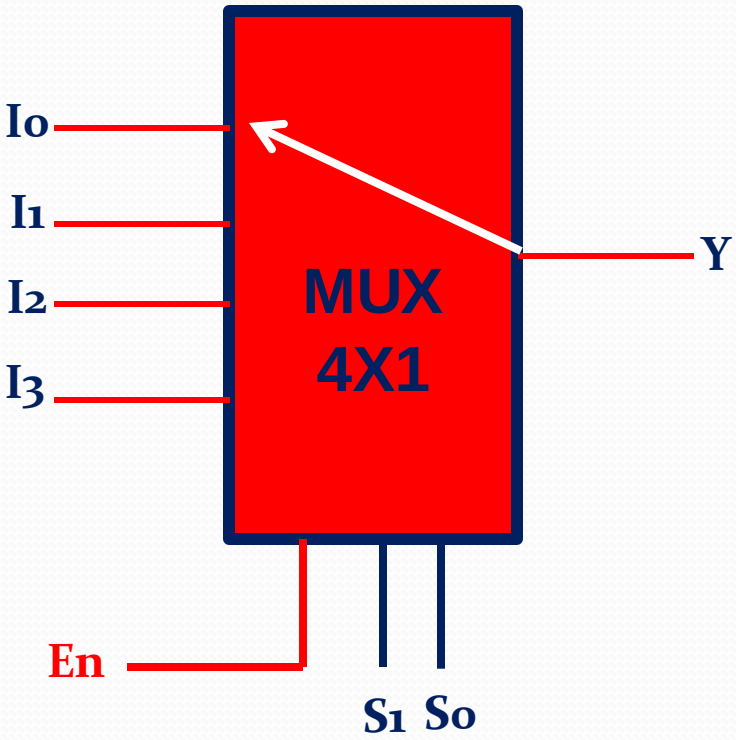
C و D وهكذا الى ان نصل الى D15 .....

ماهي قيم A,B,C,D من اجل تأهيل المخرج D10

ناخب المعطيات Multiplexer(MUX)

هي عبارة عن دارات تركيبية لها عدة مداخل ومخرج واحد حيث يتم انتخاب مدخل واحد في كل مرة لاظهاره على الخرج من خلال خطوط انتخاب تقوم بانتخاب المداخل بالترتيب كما يوجد مدخل تأهيل En للسماح للدارة بالعمل:

عندما En = 1 :



S1	S0	Y
0	0	I0
0	1	I1
1	0	I2
1	1	I3

نلاحظ أن Y هي مجموع الأربع حالات وبالتالي معادلتها:

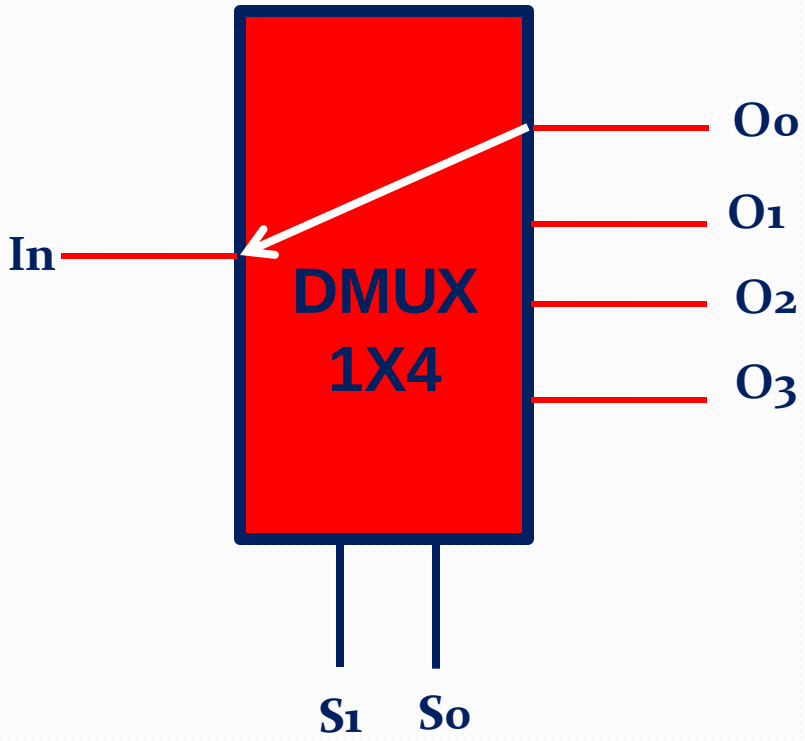
$$Y = \overline{S_1}\,\overline{S_0}\,I_0 + \overline{S_1}\,S_0\,I_1 + S_1\,\overline{S_0}\,I_2 + S_1\,S_0\,I_3$$

وترسم الدارة التفصيلية كما وجدنا سابقا.

مفكك المعطيات DeMultiplexer (DMUX)

هي عبارة عن دارات تركيبية لها مدخل واحد وعدة مخارج حيث يتم انتخاب مخرج واحد في كل مرة من خلال خطوط انتخاب

S1	So	O
0	0	O0
0	1	O1
1	0	O2
1	1	O3

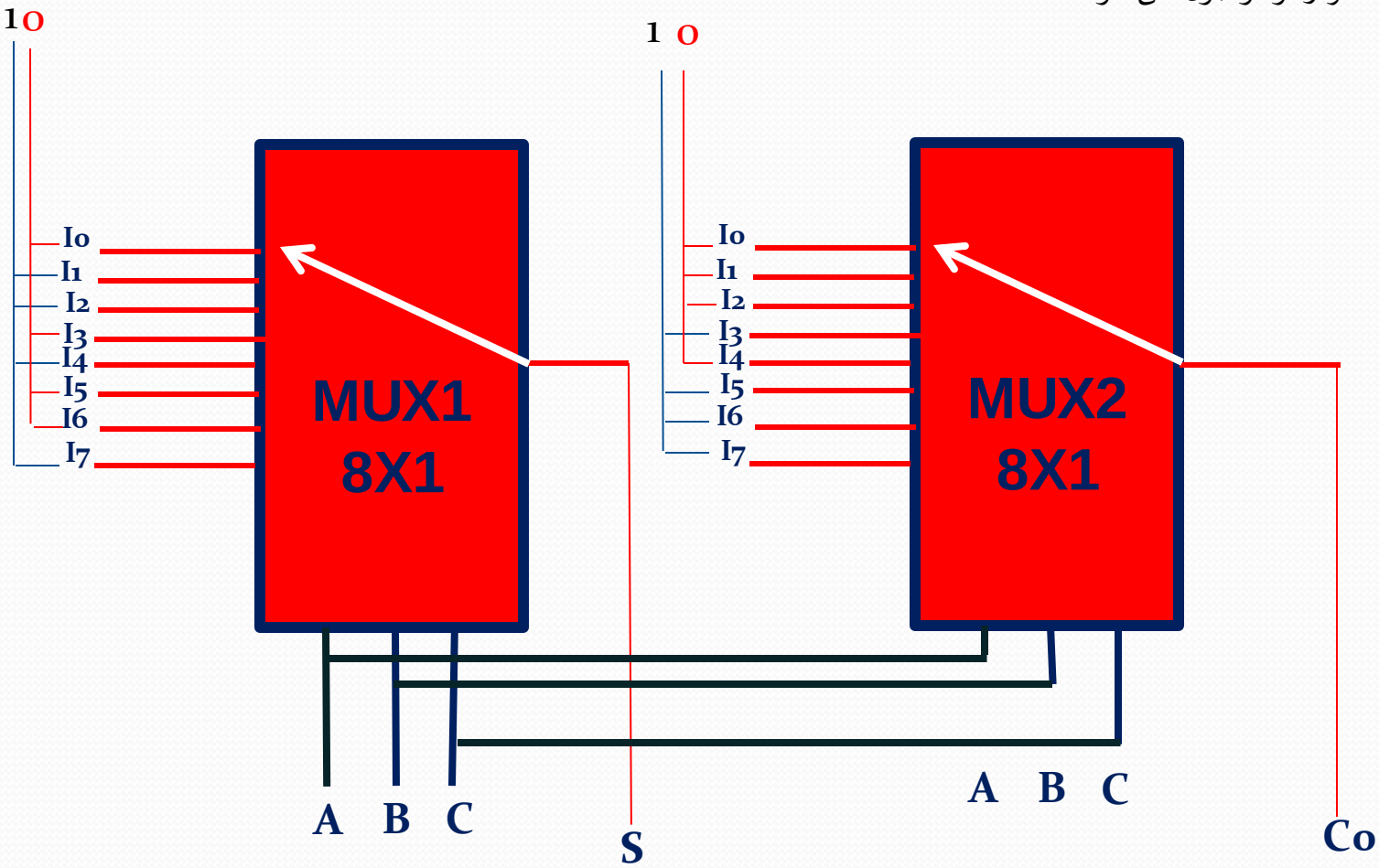


نلاحظ في هذه الدارة أن الدخل يظهر على الخرج بالترتيب حسب مداخل الانتخاب S1 So .

مسألة : صمم دارة جامع كامل باستخدام ناخبي معطيات 8X1:

ان حاصل الجمع S = 1 عند الحالات 1,2,4,7 حسب جدول الحقيقة للجامع الكامل بينما S = 0 عند 0,3,5,6 لذلك نثبت هذه القيم بالنسبة للناخب الأول كما نجد من جدول الحقيقة ان Co=1 عند 3,5,6,7 وتساوي الصفر عند باقي الحالات .

هنا نجد أن مداخل الجامع A,B,C تعمل عمل مداخل الانتخاب بينما S,Co حاصل الجمع والحامل تمثل مخارج ناخبي المعطيات فإذا أخذنا مثلا حالة الجمع A=1+B=1+C=0 فكما نعرف من جدول حقيقة الجامع الكامل أن حاصل الجمع لهذه الحالة هو S=0 والحامل CO=1 وفعلا عند تطبيق هذه الحالة على النواخب نجد ان S=0 لأنه تم انتخاب I6 وهو موصول على الصفر في الناخب الأول بينما Co=1 لأنه تم انتخاب I6 من الناخب الآخر وهو موصول على الواحد.

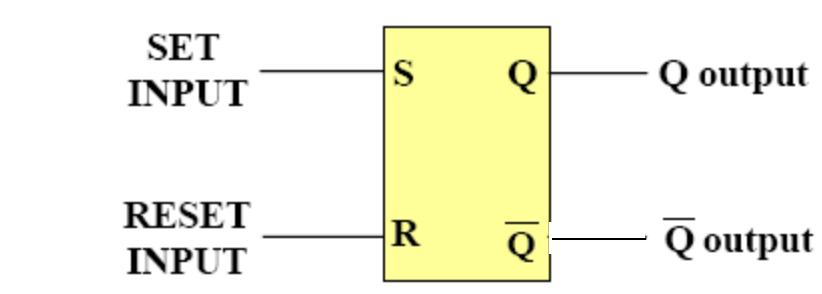


الدارات المنطقية التتابعية: Sequential Circuits

درسنا في المحاضرات السابقة دارات منطقية اسميناها الدارات التركيبية مثل دارات الجمع والطرح والمرمزات وكواشف الترميز ونواخب المعطيات ومفككاتها ووجدنا ان هذه الدارات تبنى بواسطة البوابات المنطقية والآن سنتعرض لنوع آخر من الدارات المنطقية تسمى الدارات التتابعية تبنى بواسطة مايسمى المهتزات أو القلابات (Flip-Flop) التي تبنى بواسطة بوابات NAND وNOR والقلاب هو دارة منطقية رقمية عملها الأساسي هو تخزين المعلومات بسعة خانة رقمية واحدة إما O أو 1 وتربط القلابات مع بعضها لتشكل دارات رقمية تتابعية مثل العدادات (Counters) ومسجلات الازاحة (Shift Registers) والمؤقتات (Timers) وغيرها.

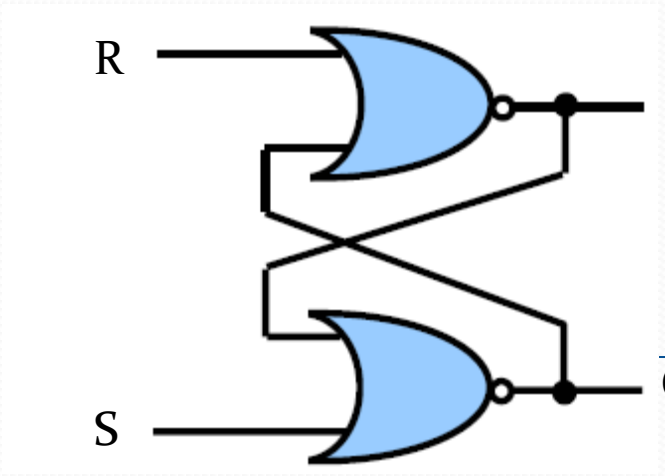
القلاب R-S :Latch

هو عنصر تخزين ثنائي الاستقرار له مدخلين يرمز لأحدهما بـ S(Set) وهو مدخل الوضع والآ خر هو مدخل الإرجاع R(Reset) كما يوجد مخرجين أحدهما Q ويسمى المخرج النظامي والآخر $\overline{Q}$ ويسمى المخرج المتمم.



ويكون القلاب في حالة فعالة نشطة (Set condition) عندما يكون Q=1 ويكون في حالة غير فعالة خاملة (Reset condition) عندما يكون Q=0 .

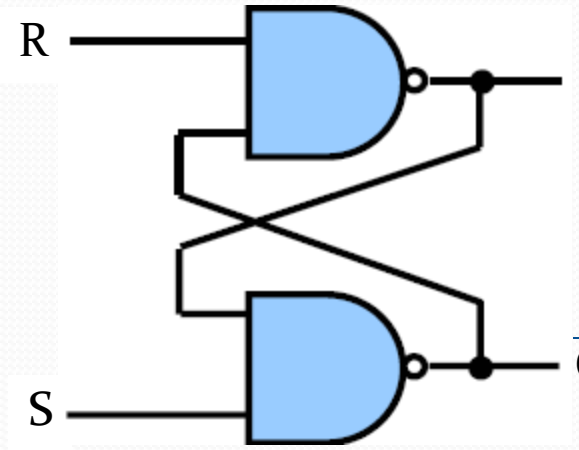
يمكن تمثيل القلاب R-S بواسطة بوابات NOR مع تغذية خلفية من الخرج الى الدخل كما في الشكل التالي:



- نلاحظ عندما R=S=0 فإن حالة المخارج لاتتغير ويبقى القلاب محافظا على مخارجه السابقة ونسميها حالة الامساك Q=Qn.
- عندما تنتقل R من الصفر الى الواحد فإن مخرج القلاب يصبح في حالة ارجاع Q=0 .
- عندما تنتقل S من الصفر الى الواحد يصبح Q=1 وهي حالة الوضع
- أما الحالة R=S=1 فهي حالة ممنوعة لأنها تجعل المخارج بحالة عدم تعيين (متساويين)ونرمز لهذه الحالة X.

وضعية التشغيل	الخرج	المداخل	
	Q	R	S
حالة الامساك (نفس الحالة السابقة)	Qn	0	0
حالة الارجاع(غيرفعال) Reset	0	1	0
حالة الوضع (فعال) Set	1	0	1
الحالة الممنوعة (عدم تعيين)	X	1	1

يمكن تمثيل القلاب R-S بواسطة بوابات NAND مع تغذية خلفية من الخرج الى الدخل كما في الشكل التالي:

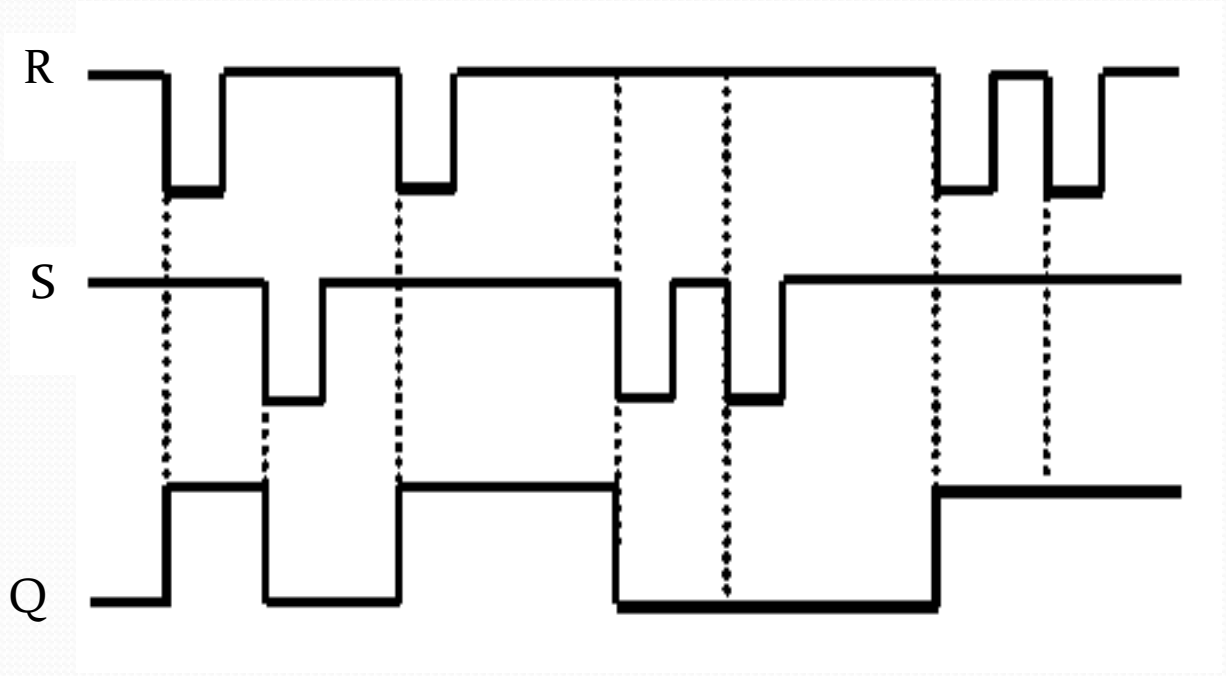


- نلاحظ عندما R=S=0 فإن حالة المخرجين تصبح متساوية وهي حالة عدم تعيين وممنوعة نرمز لها X .
- عندما تنتقل R من الصفر الى الواحد فإن مخرج القلاب يصبح في حالة ارجاع Q=0 .
- عندما تنتقل S من الصفر الى الواحد يصبح Q=1 وهي حالة الوضع
- أما الحالة R=S=1 فنلاحظ أن المخارج تحافظ على الحالة السابقة وهي مانسميها بحالة الامساك ونرمز لها Qn .

المداخل		الخرج	وضعية التشغيل
S	R	Q	
0	0	X	الحالة الممنوعة (عدم تعيين)
0	1	0	حالة الارجاع(غيرفعال) Reset
1	0	1	حالة الوضع (فعال) Set
1	1	Qn	حالة الامساك (نفس الحالة السابقة)

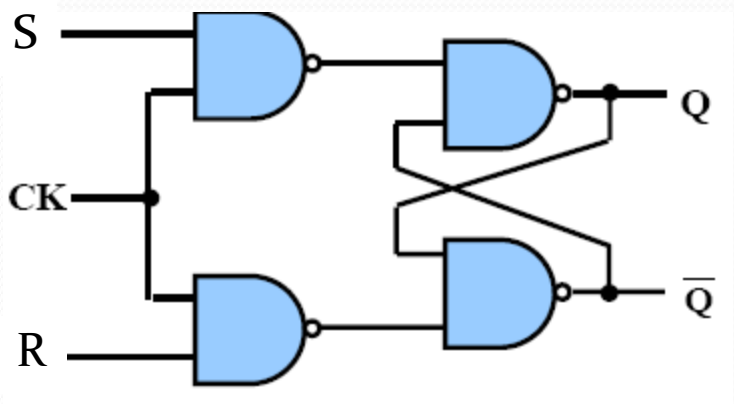
مثال محلول :

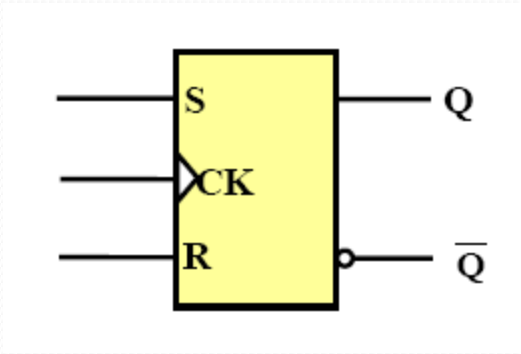
اذا كان شكل نبضات الدخل لقلاب R-S (بوابات NAND) كما في الشكل أدناه المطلوب رسم نبضات الخرج Q وذلك بفرض أن الحالة التي كان عليها Q قبل تطبيق الدخل هي Q=0



القلاب R-S المتزامن:

المقصود بالقلاب المتزامن هو وجود مدخل اضافي نسميه مدخل الساعة Clock تطبق عليه نبضات تسمى نبضات الساعة نرمز لها CK هذا المدخل يقوم بتشغيل القلاب عند وجود نبضة ساعة أي بشكل متزامن مع نبضات الساعة ويكون شكل الدارة كما يلي:



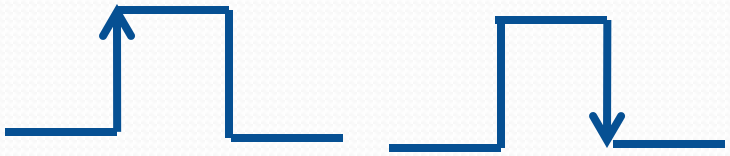


في حال أن CK=0 نلاحظ أن مخارج بوابتي NAND الأوليتين تساوي 1 وبالتالي فإن القلاب يحافظ على حالات مخارجه السابقة Q و $\overline{Q}$ مهما تكن حسب جدول الحقيقة لقلاب R-S بواسطة بوابات NAND وبالتالي لايتحسس القلاب لأي تغيير نتيجة تغيير حالة R و S .

أما عندما CK=1 فاننا نميز أربع حالات :

- R=0,S=0 مخارج NAND الأوليتين تساوي الواحد وبالتالي Q=Qn نفس الحالة السابقة.
- R=0,S=1 مخرج NAND العلوي يساوي 0 والسفلي 1 وبالتالي Q=1 حالة وضع.
- R=1,S=0 مخرج NAND العلوي يساوي 1 والسفلي 0 وبالتالي Q=0 حالة ارجاع.
- R=1,S=1 مخارج NAND الأوليتين تساوي الصفر وبالتالي Q=X حالة ممنوعة.

ان شكل نبضات الساعة هو عبارة عن نبضات مربعة كما يلي :

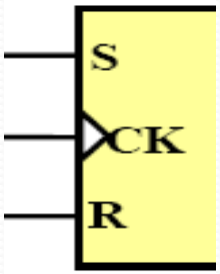


النبضة اليسارية تسمى نبضة ساعة ذات حافة صاعدة حيث يشير السهم الى الأعلى أي الانتقال من الصفر الى الواحد.

النبضة اليمينية تسمى نبضة ساعة ذات حافة هابطة حيث يشير السهم الى الأسفل أي الانتقال من الواحد الى الصفر.

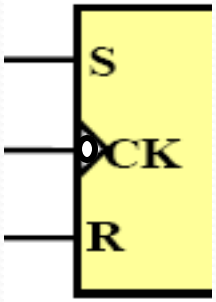
عندما يتحسس القلاب الى نبضة الساعة ذات الحافة الصاعدة تدرس حالة التأثير فقط عند الانتقال من 0 الى 1 فقط أما عندما يتحسس لنبضة الساعة ذات الحافة الهابطة فتدرس حالة التأثير عند الانتقال من 1 الى الصفر فقط.

نرمز لمدخل الساعة الذي يتحسس للحافة الصاعدة السهم هذا يعني أن القلاب يتحسس لكامل المستوى 1



بسهم عند مدخل الساعة وبحال عدم وجود وليس فقط عند الحافة الصاعدة.

نرمز لمدخل الساعة الذي يتحسس للحافة الهابطة الى العاكس وبحال وجود عاكس دون سهم هذا يعني فقط عند الحافة الهابطة.



بسهم داخله دائرة عند مدخل الساعة تشير أن القلاب يتحسس للمستوى صفر وليس

مداخل التحكم:

عادة يضاف الى مداخل القلاب مدخلي تحكم تسمى المداخل غير المتزامنة يقومان بجعل القلاب يحقق حالة منطقية معينة مهما كانت حالة المداخل الأخرى .

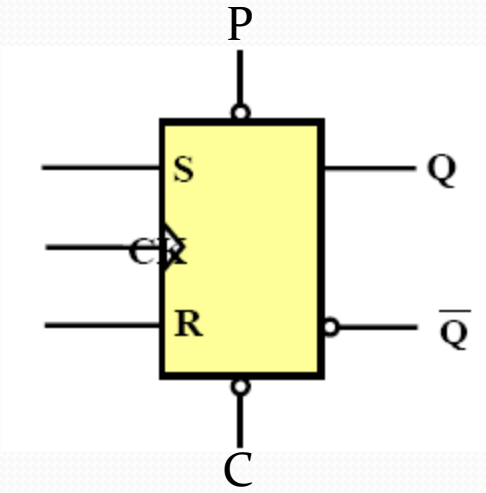
المدخل الأول يسمى مدخل الضبط P (Preset) وعندما يكون فعالا يجعل مخرج القلاب بحالة 1 منطقي .

المدخل الثاني يسمى مدخل الإرجاع C (Clear) وعندما يكون فعالا يجعل مخرج القلاب بحالة 0 منطقي.

وعندما يكون المدخلين غير فعالين فإن القلاب يعمل حسب مداخله الرئيسية ومدخل الساعة.

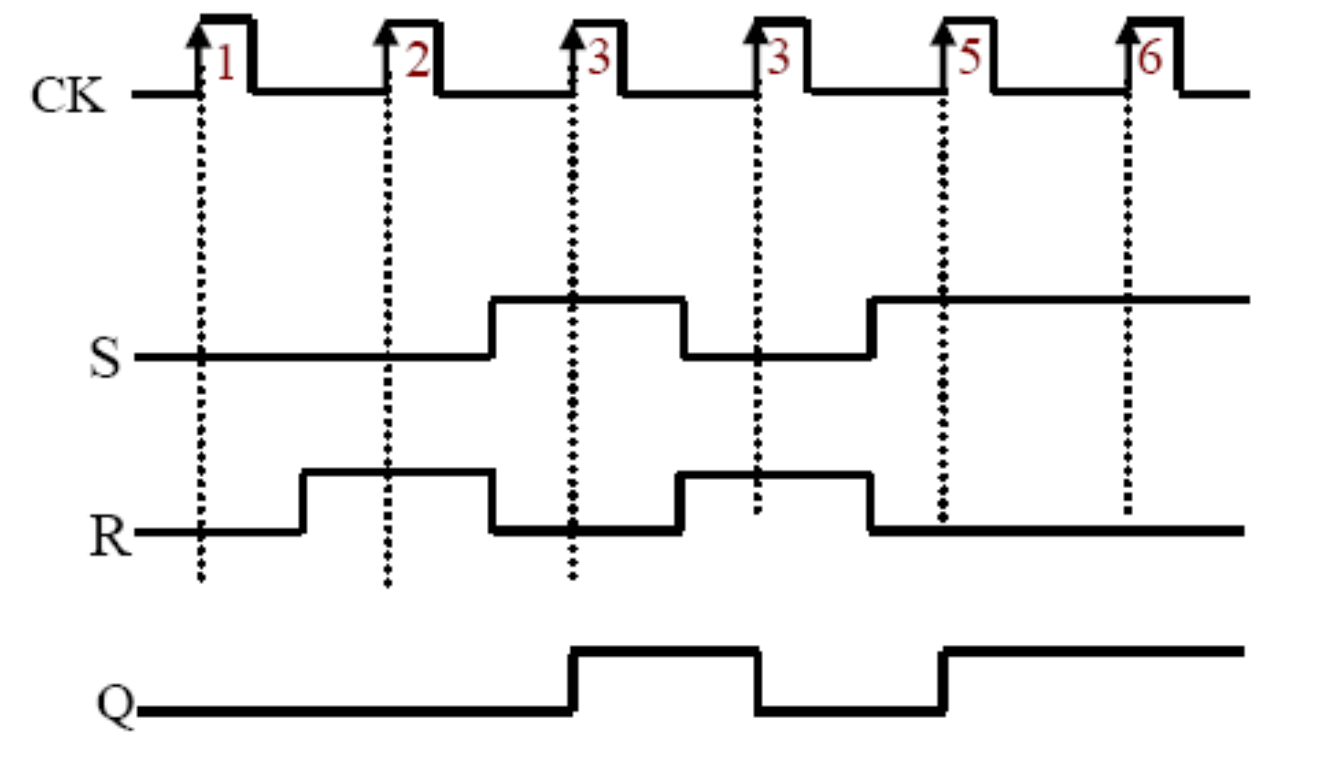
ولايسمح أن يكون المدخلين فعالين معا وهي حالة ممنوعة X لأنه لايمكن لمخرج القلاب أن يأخذ بنفس الوقت حالتين مختلفتين 0,1 .

أحيانا توصل هذه المداخل الى القلابات عن طريق عواكس (دوائر) وهذا يعني أن هذه المداخل تكون فعالة عند 0 منطقي.



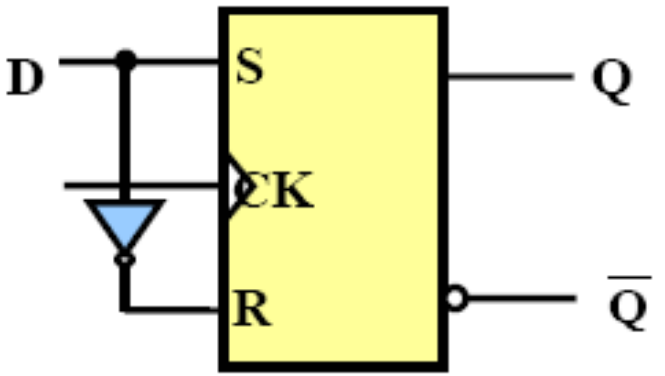
P	C	Q
0	0	X
0	1	1
1	0	0
1	1	Qn

ارسم شكل نبضات الخرج للقلاب المتزامن R-S اذا كان شكل المداخل ونبضات الساعة كما في الشكل:



القلاب D:

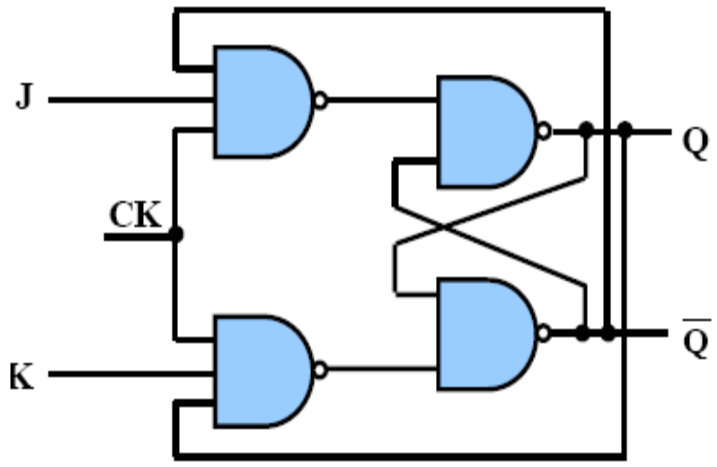
اذا وصلنا المدخل S للقلاب المتزامن عن طريق عاكس مع المدخل R نحصل على مايسمى القلاب D الذي يملك مدخل وحيد D ويعطي في خرجه 1 منطقي عند وجود 1 على المدخل D اذا وجدت نبضة الساعة أو o اذا كان المدخل D=0 .

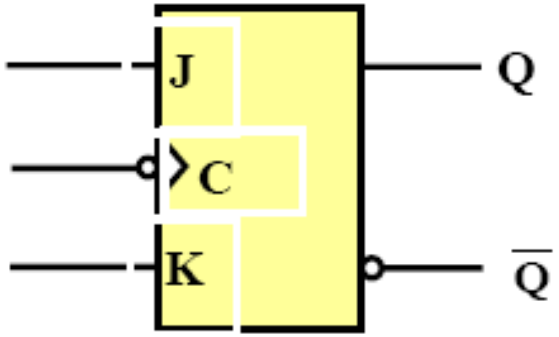


يستخدم هذا القلاب للمحافظة على قيمة الدخل عند تطبيق نبضة الساعة وعند عدم وجود نبضة الساعة فإن القلاب يكون بحالة خمول ويحافظ على قيم المخارج السابقة.

المداخل		الخرج	وضع التشغيل
D	CK	Q	(Mode of Operation)
1	↑	1	الحالة الفعالة(SET) (stores a 1)
0	↑	0	الحالة الغير فعالة (RESET) (stores a 0)

القلاب J-K:

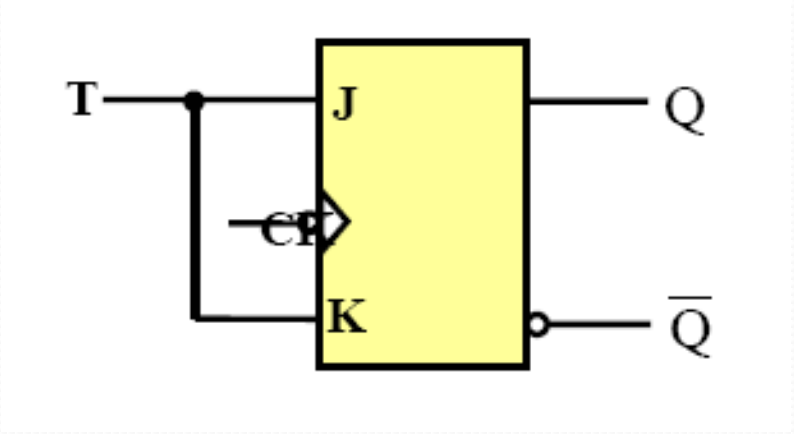




المداخل			الخرج	وضع التشغيل
J	K	CK	Q	(Mode of Operation)
0	0	↓	Q_0	وضع الإمساك (عدم التغير) No Change
0	1	↓	0	الوضع الغير فعال (RESET)
1	0	↓	1	الوضع الفعال (SET)
1	1	↓	$\overline{Q}_0$	وضع التبديل Toggle

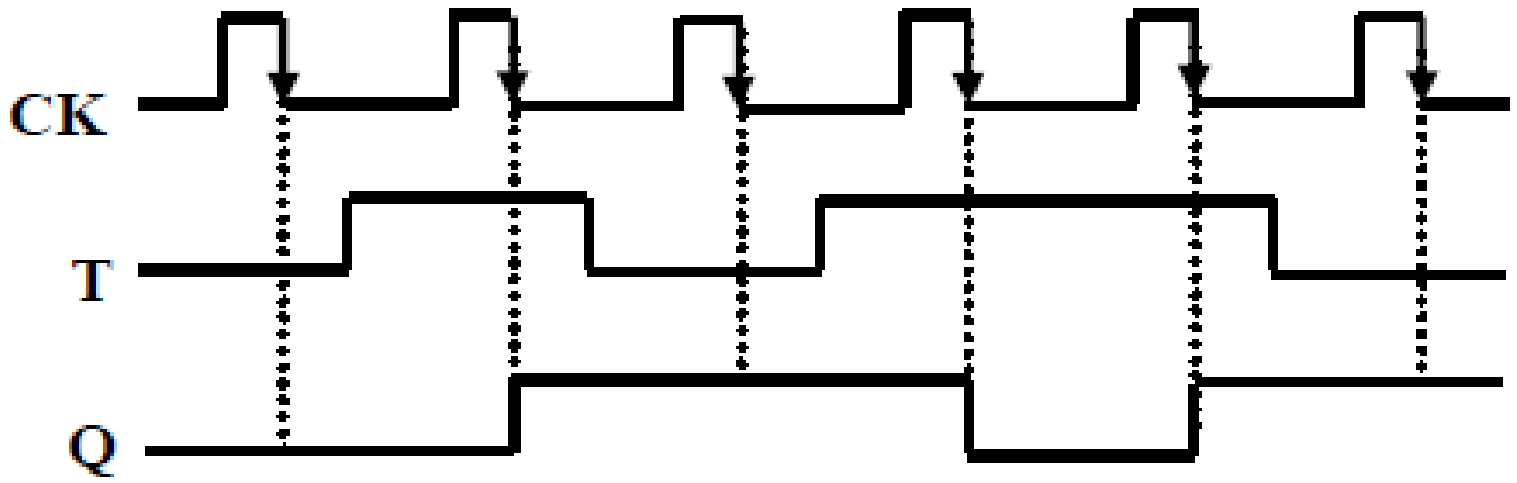
القلاب T:

يمكن تشكيل هذا القلاب بواسطة قلاب J-K وذلك بوصل المدخلين J,K مع بعضهما وينتج الشكل التالي:



المداخل		الخرج	وضع التشغيل
T	CK	Q	(Mode of Operation)
0	↓	Q_0	وضع الإمساك (عدم التغير) No Change
1	↓	$\overline{Q}_0$	وضع التبديل Toggle

مثال: ارسم شكل نبضات الخرج Q لدارة القلاب T اذا كان الدخل T وكذلك الدخل CLK كما هو بالشكل علما ان خرج القلاب Q=0 قبل ورود أول نبضة تزامن CLK.



العدادات Counters

العدادات :

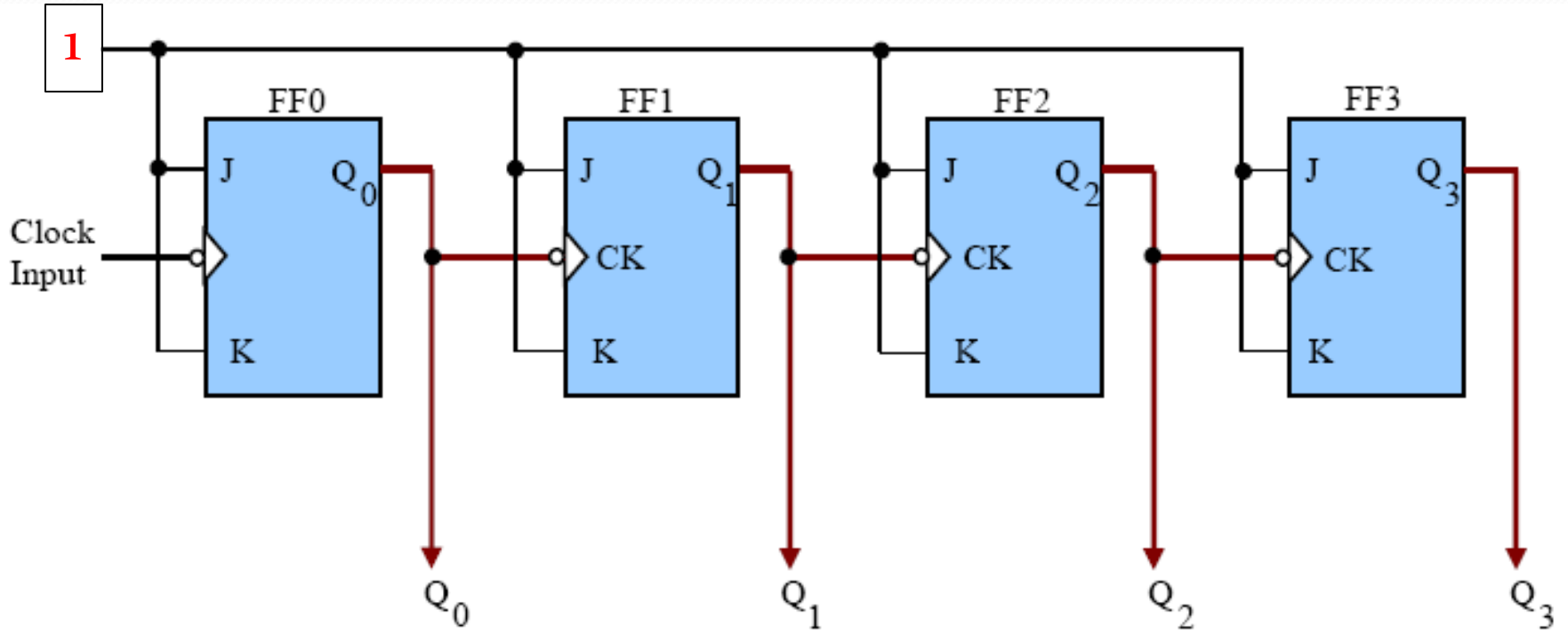
عبارة عن دارات مؤلفة من عدد من القلابات تقوم بعد نبضات التزامن (نبضات الساعة) التي يتم تطبيقها على مدخل نبضات التزامن CLK حيث تعمل هذه النبضات على تغيير حالة خرج القلابات بحيث نحصل على العد المطلوب.

أنواع العدادات :

1- غير المتزامنة: توصل نبضة التزامن الرئيسية الى مدخل نبضات الساعة للقلاب الأول وباقي المداخل تأتيها النبضات من القلابات السابقة لها.

2- المتزامنة: توصل نبضة التزامن الرئيسية الى جميع مداخل التزامن CLK لجميع القلابات بنفس الوقت.

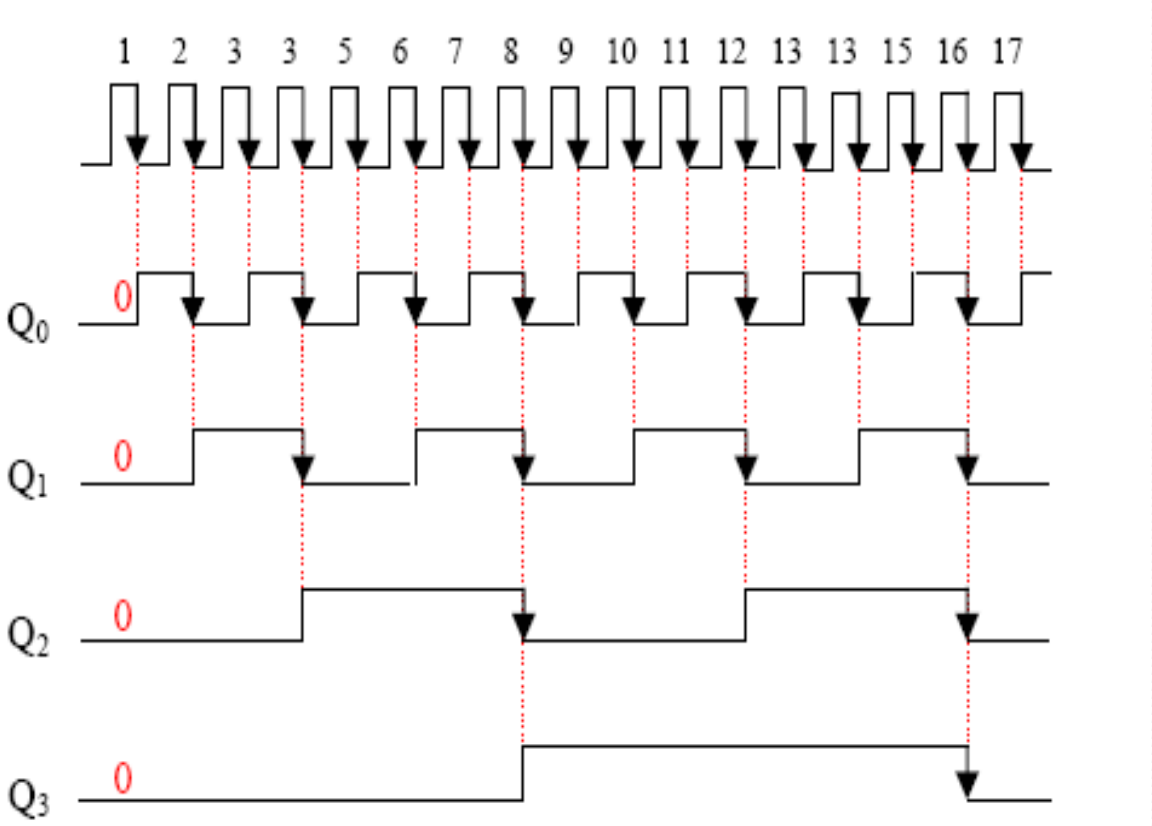
Asynchronous Binary-Up Counters العدادات الثنائية التصاعدية غير المتزامنة



يتألف هذا العداد من أربعة مراحل(4 قلابات JK) وكل قلاب يستقبل نبضة تزامن من خرج القلاب السابق له على مدخل التزامن تؤثر عند الجبهة الهابطة وبماأن جميع القلابات موصول J مع K مع 1 منطقي فإن خرج كل القلابات يحدث له تبديل(عكس الحالة السابقة) عند كل حافة هابطة لنبضة تزامنه.

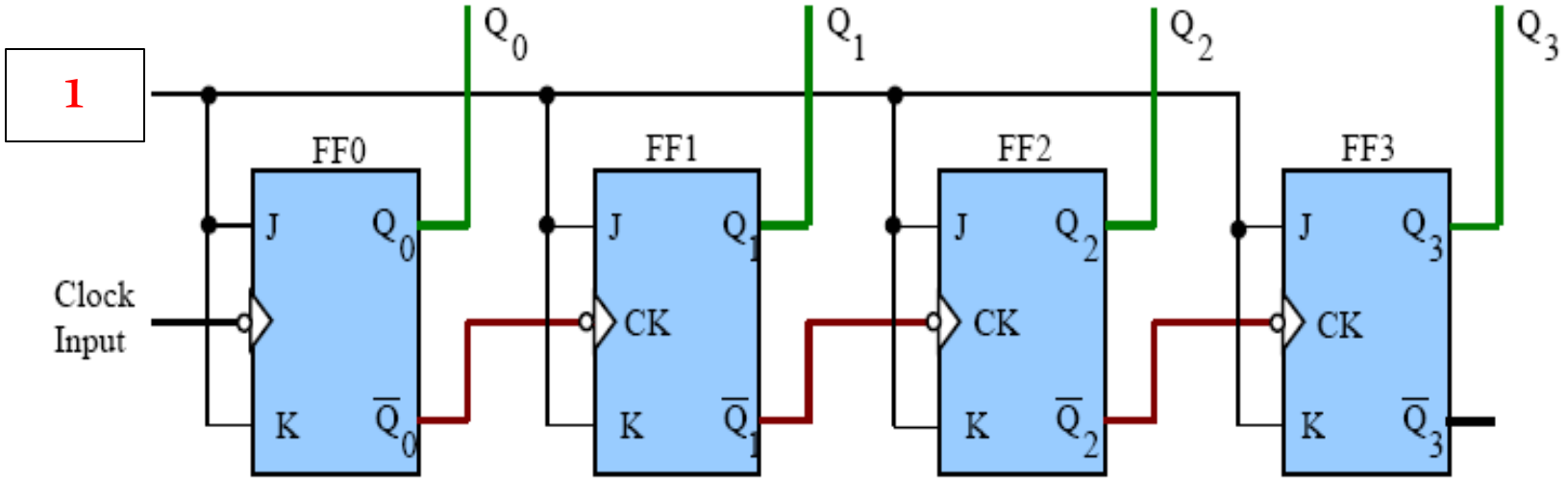
المخارج Q0,Q1,Q2,Q3 هي الكلمة المكونة من أربع خانات حيث نعتبر Q0 الخانة الدنيا LSB والخانة Q3 الخانة العليا MSB وباعتبار أن الحالة الابتدائية لهذه الكلمة 0000 وبحال ان المخطط الزمني لنبضة الدخل Clock Input معطاة كما في الشكل فتكون أشكال النبضات وجدول الحقيقة كما في الشكل التالي:

العشري	خرج العداد			
	Q_0	Q_1	Q_2	Q_3
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1
10	0	1	0	1
11	1	1	0	1
12	0	0	1	1
13	1	0	1	1
13	0	1	1	1
15	1	1	1	1



نلاحظ من المخطط الزمني أن تردد نبضات خرج القلاب الأول يساوي نصف تردد نبضات الدخل وكذلك تردد نبضات خرج القلاب الثاني يساوي نصف تردد نبضات القلاب الأول وهكذا..... وبالتالي يعمل هذا العداد كمقسم للتردد على 16 وبالتالي فإن معامل القسمة يساوي 2^n حيث n تساوي عدد القلابات.

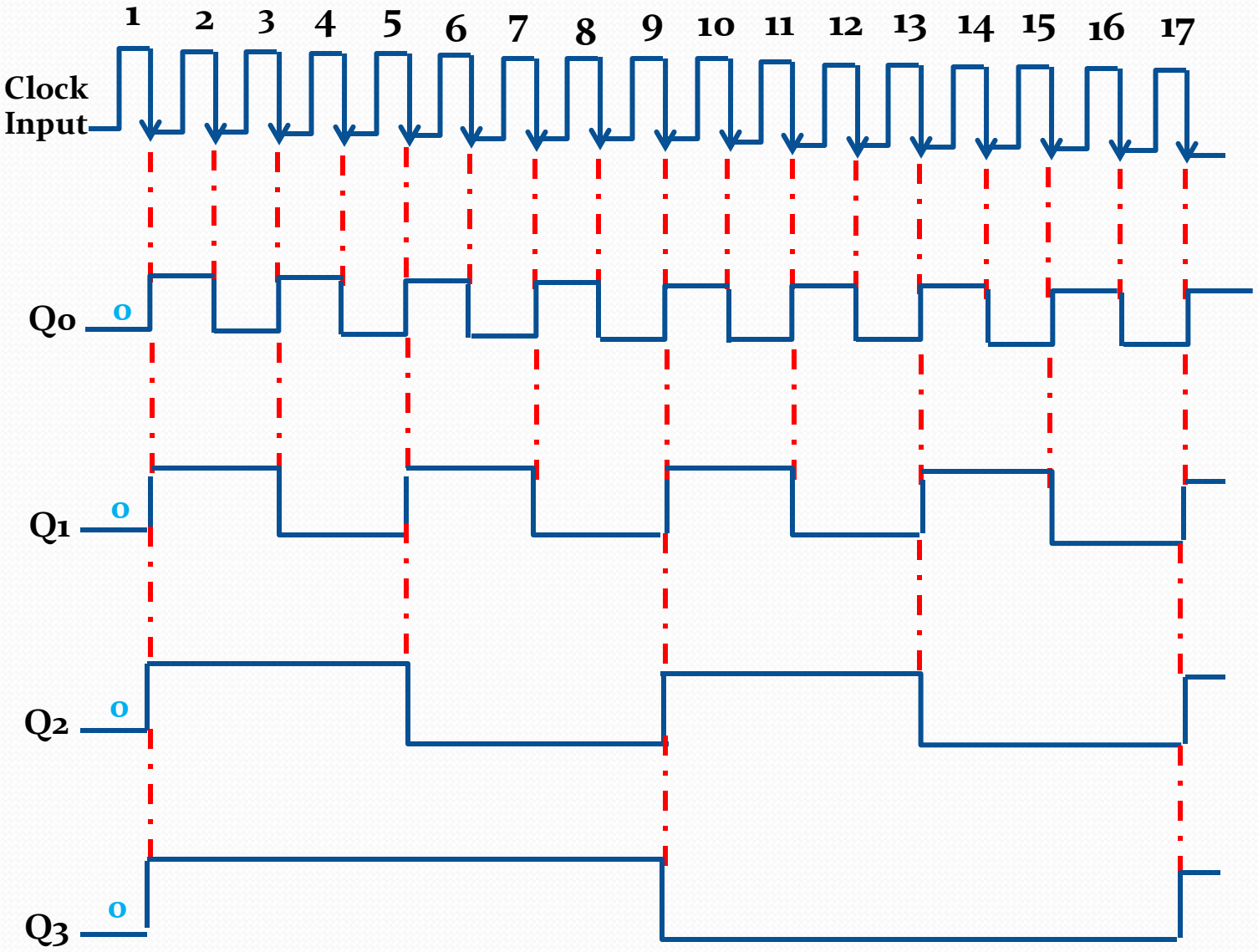
Asynchronous Binary Down Counters العدادات الثنائية التنازلية غير المتزامنة



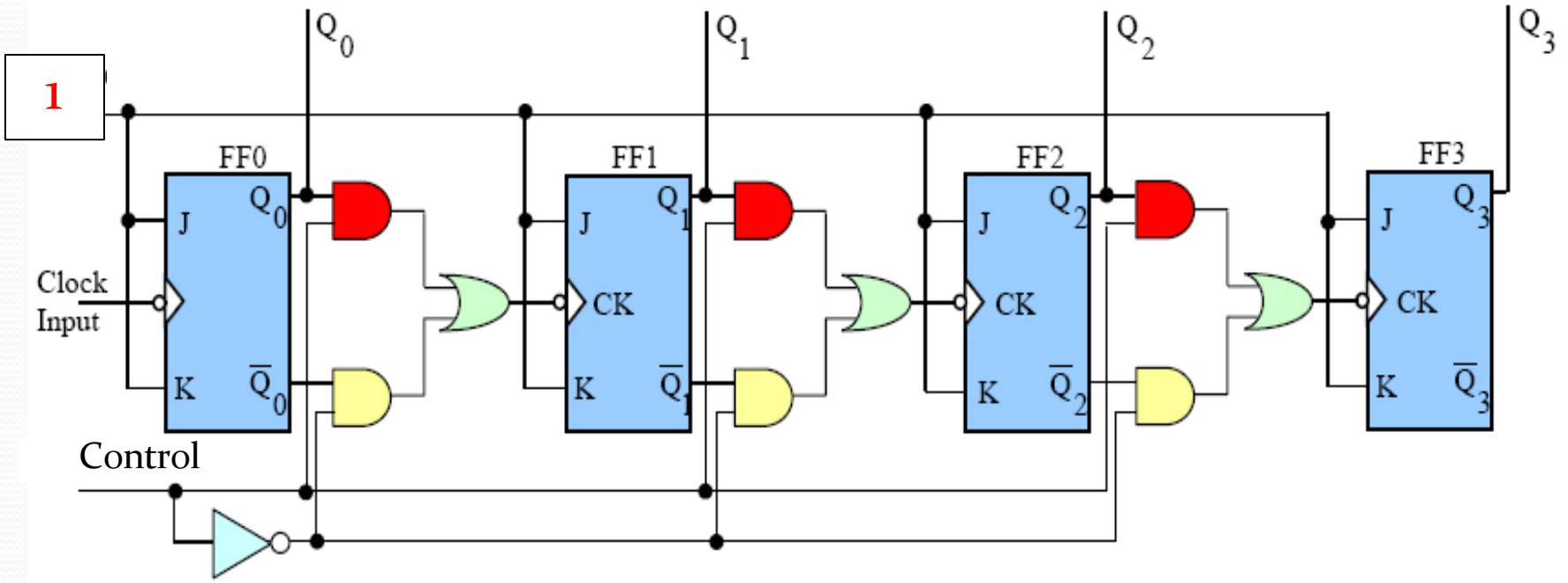
نلاحظ هنا في العداد التنازلي أن مدخل نبضات التزامن لكل قلاب يؤخذ من المخرج المتمم للقلاب الذي يسبقه وهنا نلاحظ أيضا أن كل قلاب يغير حالة مخرجه فقط عندما تنتقل حالة مدخل التزامن التابع له من الواحد الى الصفر أي عند الجبهة الهابطة فإذا كانت الحالة الابتدائية للمخارج 0000 وعند تطبيق النبضة الأولى يتحول Qo من الصفر الى الواحد وبالتالي مخرجه المتمم ينتقل من الواحد الى الصفر مفعلا عمل القلاب الثاني الذي يغير حالته من الصفر الى الواحد وكذلك القلاب الثالث والرابع وتكون الحالةلأولى للمخارج بعد الحالة الابتدائية هي 1111 وتمثل العدد15.

وعند تطبيق نبضة التزامن الثانية على القلاب الأول يغير حالته من الواحد الى الصفر Qo=0 وبالتالي مخرجه المتمم ينتقل من الصفر الى الواحد ولايؤثر على القلاب الثاني الذي يبقى محافظا على قيمة مخرجه Q1=1 وكذلك Q2=Q3=1 ونحصل على الحالة 0111 وهي العدد 14 وهكذا يكون تنازليا.

خرج العداد				العشري
Q_3	Q_2	Q_1	Q_0	
1	1	1	1	15
1	1	1	0	14
1	1	0	1	13
1	1	0	0	12
1	0	1	1	11
1	0	1	0	10
1	0	0	1	9
1	0	0	0	8
0	1	1	1	7
0	1	1	0	6
0	1	0	1	5
0	1	0	0	4
0	0	1	1	3
0	0	1	0	2
0	0	0	1	1
0	0	0	0	0


1
2
3
4
5
6
7
8
9
10
11
12
13
14
15
16
17
Clock Input
Q0
0
Q1
0
Q2
0
Q3
0

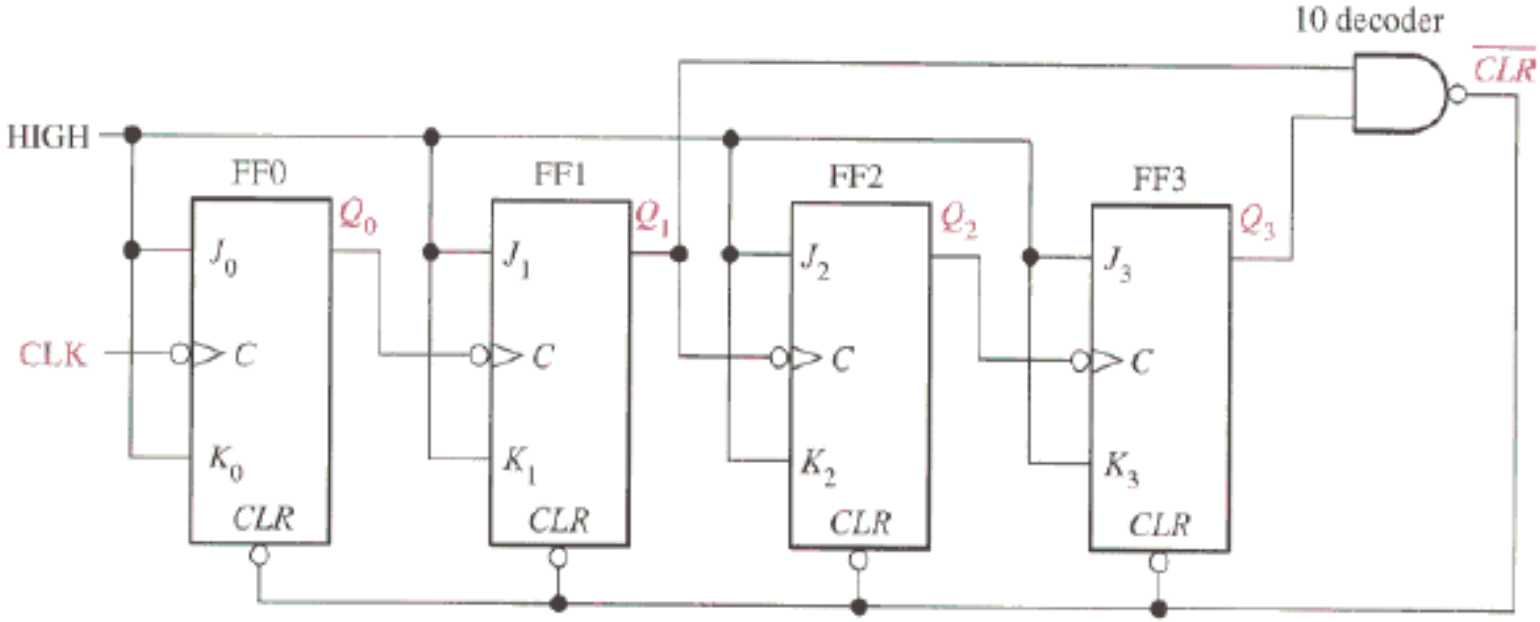
العدادات الثنائية التصاعدية / التنازلية غير المتزامنة



هنا نلاحظ وجود مدخل تحكم بالعد Control اذا طبقنا على هذا المدخل 1 نلاحظ أن البوابات الحمراء تكون فعالة وتعطي في خرجها قيمة Q وبالتالي مدخل التزامن يكون موصولا مع المخرج النظامي Q بالنسبة لجميع القلابات وهذه نفس حالة العداد التصاعدي.

بينما تكون البوابات الصفراء غير فعالة وخرجها دائما صفر اذا كان مدخل التحكم 1 أما اذا جعلنا مدخل التحكم 0 فإن البوابات الصفراء تصبح فعالة لكل القلابات وتكون كل مداخل التزامن موصولة مع المخرج المتمم وهذه نفس حالة العداد التنازلي.

العداد العشري



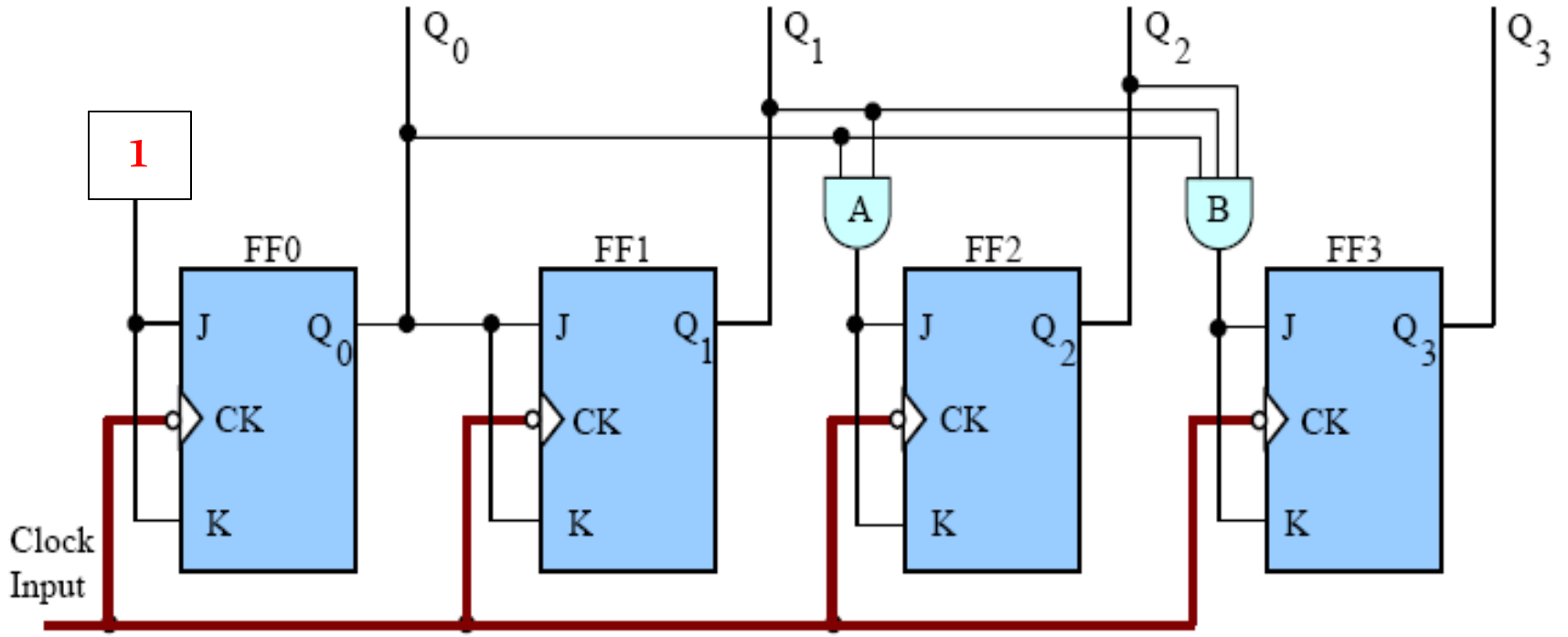
Clock Pulse	Q3	Q2	Q1	Q0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Recycles

1	0	1	0

نلاحظ أن هذا العداد هو نفسه عداد تصاعدي يجب أن يعد حتى 15 ماعدا اننا استخدمنا مدخل التصفير CLR لاجبار العداد على العودة للصفر عند العدة العاشرةَ 1010 حيث أدخلنا Q3 و Q1 على بوابة NAND التي تعطي في خرجها صفر ليقوم بتفعيل مدخل CLR لكل القلابات وبالتالي يصبح العد 0000 .

Synchronous Binary Counters العدادات الثنائية التصاعدية المتزامنة



نلاحظ في هذه الدارة أن نبضات التزامن (CLK) تطبق بنفس الوقت على جميع القلابات (على التوازي) مما يجعل العداد متزامن.

اذا أردنا جعل هذا العداد تنازليا نقوم بوصل المداخل JK من المخارج المتممة بدل المداخل النظامية مع استخدام نفس البوابات.

ان هذا العداد يعد من الصفرحتى 15 بسبب وجود اربع قلابات.

الحالة الابتدائية قبل ورود أي نبضة: Q0=Q1=Q2=Q3=0 وتمثل هذه الحالة العدد العشري 0 .

حالة JK لكل القلابات : كلها صفر ماعدا الأول 1 (نذكر أن قلاب JK يغير حالة مخرجه عندما تكون مداخله = 1)

عند ورود النبضة الأولى تتغير فقط حالة القلاب الأول لأن مداخله هي الوحيدة = 1 منطقي فيصبح العد:

Q0=1, Q1=Q2=Q3=0 وتمثل هذه الحالة العدد العشري 1 .

حالة JK لكل القلابات بعد النبضة الأولى: الأول والثاني 1 والثالث والرابع 0

عند ورود النبضة الثانية تتغير حالة القلاب التي تكون مداخله تساوي 1 أي الأول والثاني ويصبح العد:

Q0=0 ,Q1=1 ,Q2=Q3=0 وتمثل هذه الحالة العدد العشري 2 .

حالة JK لكل القلابات بعد النبضة الثانية: الأول 1 والثاني و القلاب الأول الثالث والرابع 0 .

عند ورود النبضة الثالثة يتغير خرج القلاب الأول فقط لأن مداخله الوحيدة التي تساوي 1 ويصبح العد:

Q0=Q1=1 , Q2=Q3=0 وتمثل هذه الحالة العدد العشري 3 .

حالة JK لكل القلابات بعد النبضة الثالثة: الأول والثاني 1 والثالث 1 (مداخل 1= AND A) والرابع 0 .

عند ورود النبضة الرابعة المخارج التي يجب أن تتغير هي التي تكون مداخل قلاباتها تساوي الواحد وهي الأول والثاني والثالث وبالتالي يصبح العد:

Q0=Q1=0 , Q2=1 , Q3=0 وتمثل هذه الحالة العدد العشري 4 .

وهكذا نلاحظ أن هذا العداد يعمل بشكل تصاعدي ويعد لغاية 1111 الذي يمثل العدد العشري 15 لأن العداد مؤلف من أربعة قلابات فهو يعد 16 حالة من الصفر الى الخمسة عشر ثم يعود الى الصفر من جديد.

مثال: عداد عشري BCD متزامن بدون استخدام مداخل التصفير:

Clock Pulse	Q3	Q2	Q1	Q0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

نلاحظ هنا ان BCD يلزمها 4 خانات وبالتالي 4 قلابات وهذا العداد يعد حتى 15 وهذا يعني عند النظر الى جدول الحقيقة عدم وجود 10,11,12,13,14,15 ونسميها حالات عدم تعيين ونرمز لها بمخطط كارنو X كمايلي:

Q1Q0 \ Q3Q2	00	01	11	10
00	0	4	X	8
01	1	5	X	9
11	3	7	X	X
10	2	6	X	X

الان ننظر في الجدول :

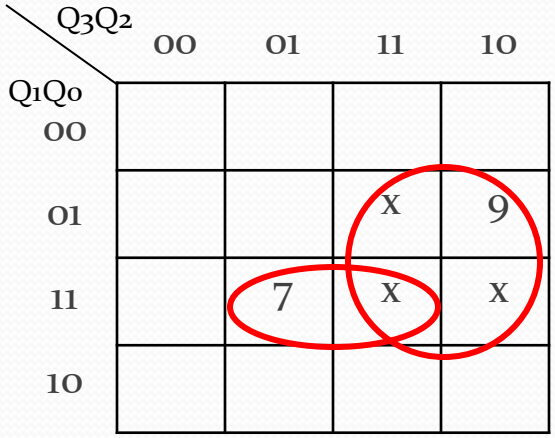
بالنسبة للخانة Q0 تغير حالتها بعد كل نبضة وهذا يطابق توصيل JK للقلاب الاول على الواحد منطقي.

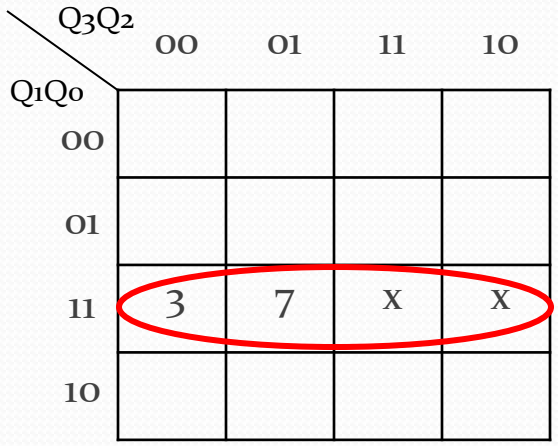
الخانة Q1 تغير حالتها بعد 1,3,5,7 نرسم مخطط كارنو لها ونختصر ونكتب معادلة JK لها.

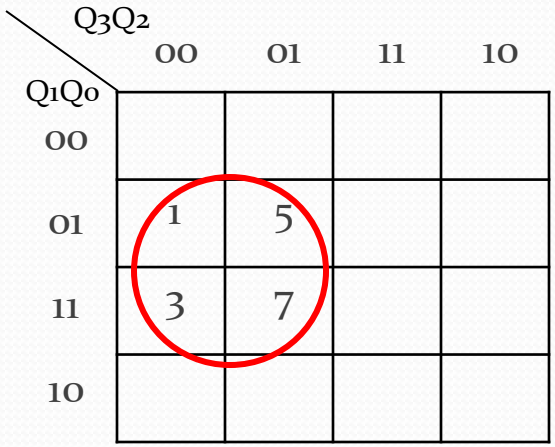
الخانة Q2 تغير حالتها بعد 3,7 نرسم مخطط كارنو لها ونختصر ونكتب معادلة JK لها.

الخانة Q3 تغير حالتها بعد 7,9 نكرر الخطوات السابقة.

عند الاختصار واختيار المجموعات نختار X=1 في الحالات التي تحقق أفضل اختصار ممكن.



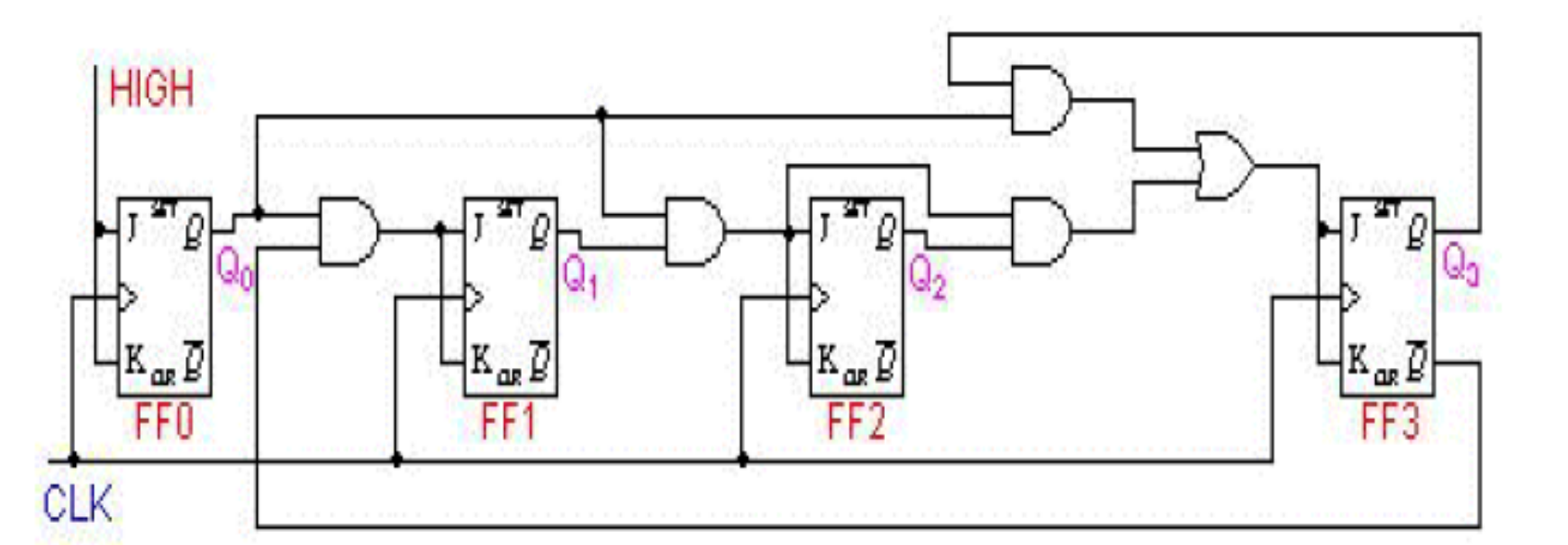




Q3: J=K=Q3.Q0+Q2.Q1.Q0

Q2: J=K= Q1.Q0

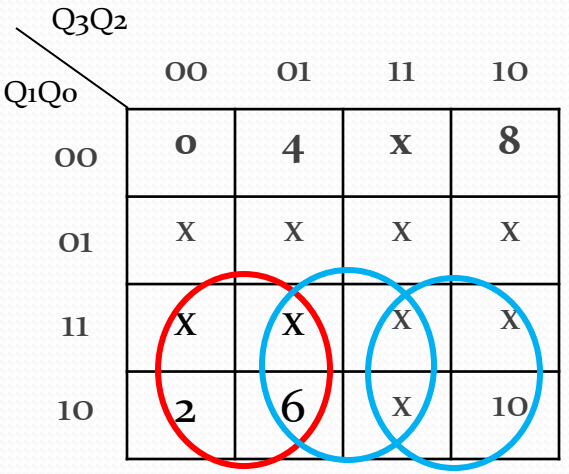
Q1 : J=K= $\overline{Q3}$.Q0



صمم عداد تصاعدي متزامن بواسطة قلابات JK يعد ابتداء من الصفر وبشكل زوجي ويعود للصفر بعد الرقم 10. (0,2,4,6,8,10,0)

العد	Q3	Q2	Q1	Q0
0	0	0	0	0
2	0	0	1	0
4	0	1	0	0
6	0	1	1	0
8	1	0	0	0
10	1	0	1	0
0	0	0	0	0

نرسم مخطط كارنو ونضع حالات العد وحالات عدم التعيين



نلاحظ أن: Q0=0 دوما هذا يعني JK=0 لهذا القلاب.

نلاحظ أن Q1 تغير حالتها بعد كل نبضة وهذا يعني JK=1 لهذا القلاب.

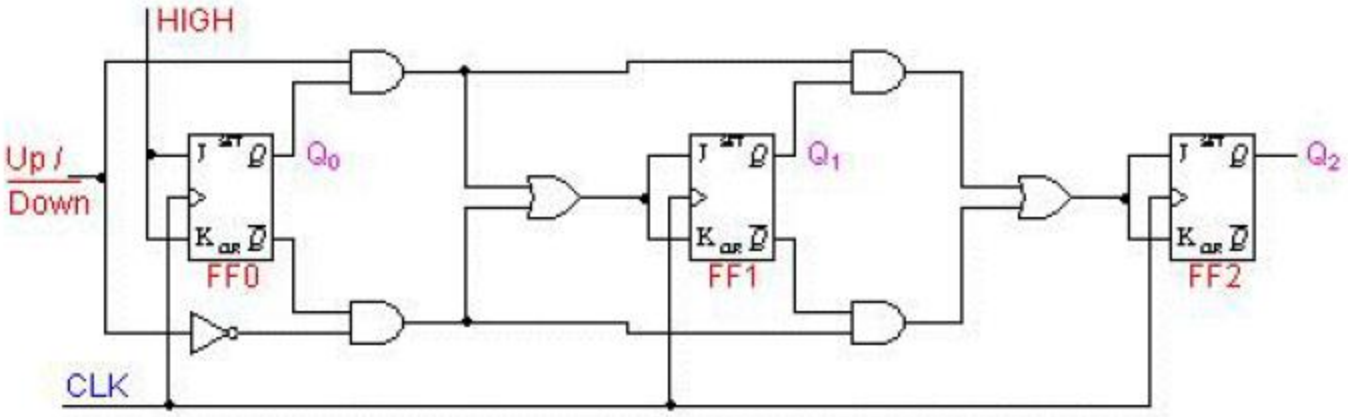
Q2 تغير بعد 2 و 6 نرسم مخطط كارنو لها ونكتب المعادلة.

Q3 تغير بعد 6 و 10 نرسم مخطط كارنو لها ونكتب المعادلة.

$$J_2 = \overline{K_2} = Q_3.Q_1 \qquad J_3 = K_3 = Q_3.Q_1 + Q_2.Q_1$$

نرسم الدارة حسب هذه النتائج.

عداد متزامن تصاعدي تنازلي 3 خانات



Up	Q2	Q1	Q0	Down
	0	0	0	
	0	0	1	
	0	1	0	
	0	1	1	
	1	0	0	
	1	0	1	
	1	1	0	
	1	1	1	

اشرح عمل هذا العداد مفترضا ان الحالة الابتدائية 000 ومدخل التحكم UP/DOWN مرة = 0 ومرة = 1 وارسم المخطط الزمني في كل حالة.

- **مميزات العدادات**

أهم مميزات العدادات الغير المتزامنة أو عدادات التموج (Ripple counters) هو بساطة تكوين الدائرة، ويمكن أن نرى ذلك بوضوح عند مقارنة دائرة العداد التصاعدي غير المتزامن مع دائرة العداد التصاعدي المتزامن

أهم عيوب العدادات الغير المتزامنة هو تردد التشغيل المحدود لها أو ما يسمى بسرعة العد المحدودة.، ولأن دخل نبضات التزامن يطبق فقط على دخل أو دائرة قلاب، فإن الدائرة تأخذ بعض الوقت حتى يتمكن العداد من تغيير جميع المخارج له، وهذا ما يسمى زمن تأخير الإنتشار (Propagation-delay time) للعداد والذي يساوي في هذه الحالة مجموع أوقات تأخير الإنتشار لكل دائره من دوائر القلابات التي يتكون منها العداد.

هذه المحدودية تعني أنه لا يمكننا تنشيط دخل العداد بنبضة تزامن جديدة قبل أن تستقر جميع مخارج العداد على وضعها النهائي، وبناء عليه فإن تردد الدخل لنبضات التزامن (النبضات المطلوب عدها) لها سرعة محدودة أو تردد محدود. وتعتبر العدادات المتزامنة حل مباشر لمحدودية العدادات الغير متزامنة حيث إن زمن تأخير الإنتشار لها صغير، وذلك نتيجة لأن جميع دوائر القلابات التي يتكون منها العداد يتم تنشيطها جميعاً مع كل نبضة تزامن، وهذا يعني أن كل دوائر القلابات سوف تغير حالتها في نفس الوقت، وبالتالي فإن زمن تأخير الإنتشار للعداد يساوي زمن تأخير الإنتشار لدائرة قلابة واحدة.

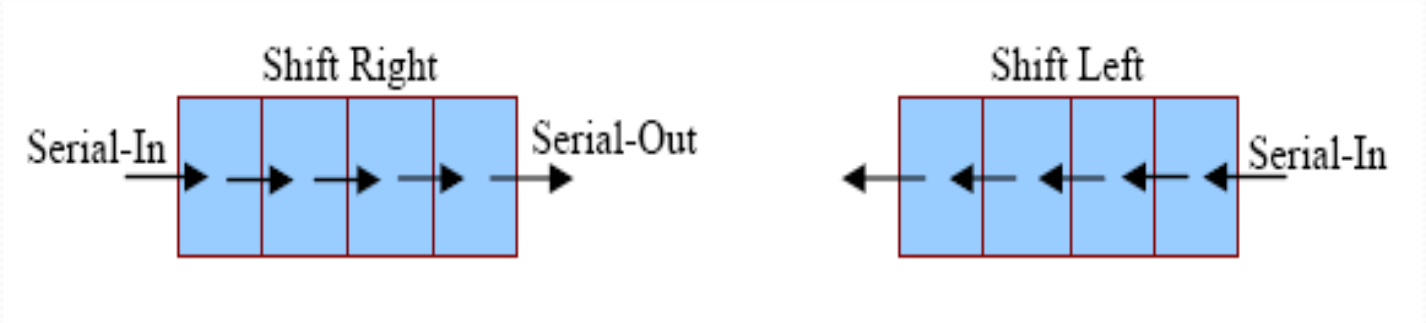
مسجلات الإزاحة Shift Register

يعتبر مسجل الإزاحة واحدا من أوسع الدارات العملية استخداما في النظم الرقمية وكمثال مبسط على ذلك الآلة الحاسبة فمثلا لادخال العدد 24 يلزمنا ادخال الرقم 2 اولا ثم الرقم 4 الذي يزيح الرقم 2 نحو اليسار.

الى جانب خاصية الإزاحة هناك خاصية الذاكرة حيث تم الاحتفاظ بالرقم 2 بعد ازاحته .

المسجلات هي اما تسلسلية أو تفرعية وتستخدم اما ازاحة يسارية أو يمينية.

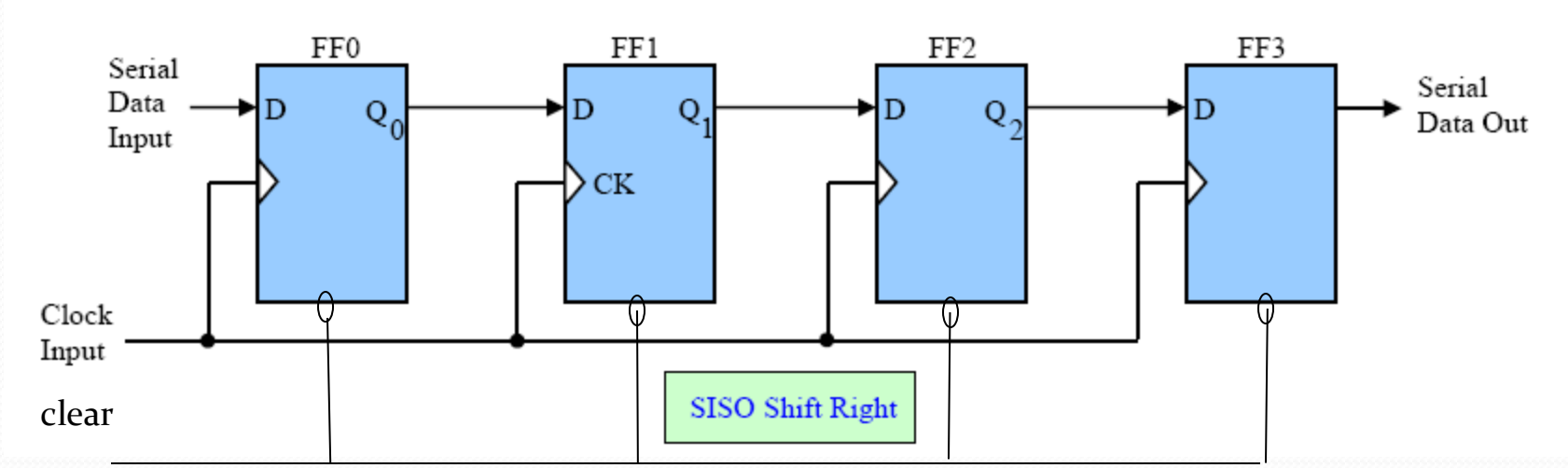
1- مسجلات الازاحة ذات التحميل التسلسلي (متسلسلة الدخل-متسلسلة الخرج)(SISO) Serial In-Serial Out .

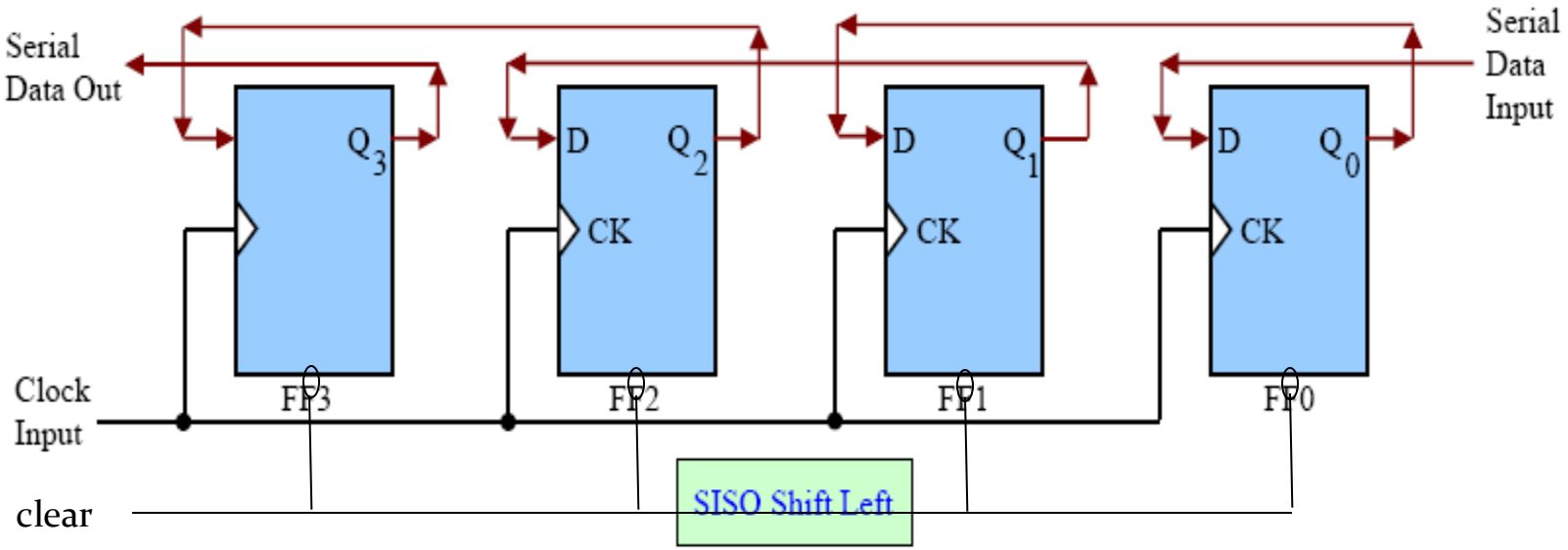


طريقة عمل مسجل الإزاحة نحو اليمين

نبضات التزامن	البيانات المراد تخزينها	خرج المسجل			
Clock	Input	Q_0	Q_1	Q_2	Q_3
—	—	0	1	1	0
1st	1	1	0	1	1
2nd	0	0	1	0	1
3rd	0	0	0	1	0
4th	1	1	0	0	1

الحالة الابتدائية للمخارج


FF0
FF1
FF2
FF3
Serial
Data
Input
D
Q0
D
Q1
CK
D
Q2
D
Serial
Data Out
Clock
Input
clear
SISO Shift Right

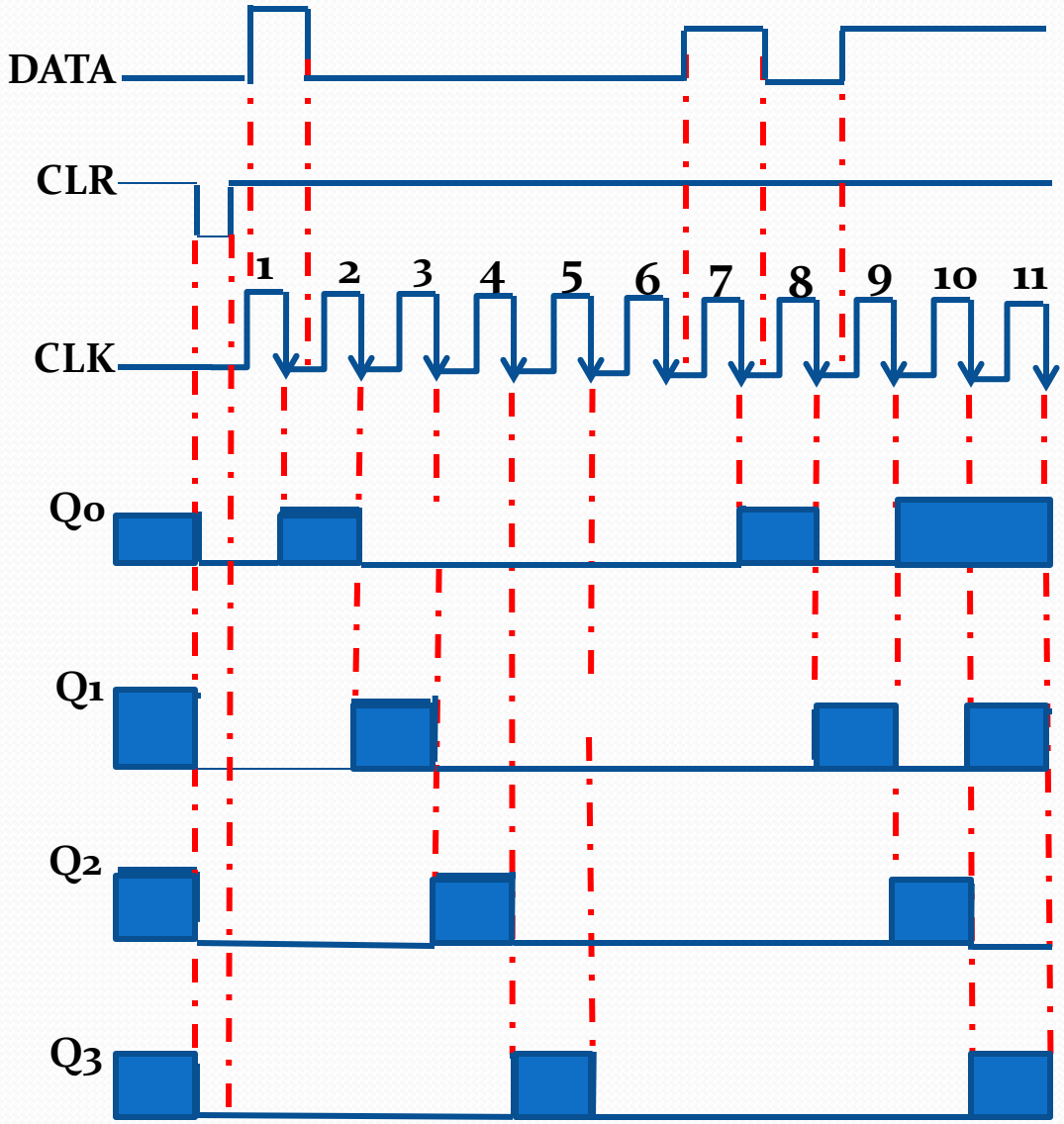

Serial
Data Out
Q3
D
Q2
CK
D
Q1
CK
D
Q0
CK
Serial
Data
Input
FF3
FF2
FF1
FF0
Clock
Input
clear
SISO Shift Left

تمرين

ليكن لدينا مسجل إزاحة تسلسلي نحو اليمين مؤلف من 4 قلابات D ولدينا المعطيات DATA كما في الشكل ولدينا نبضات التصفير CLR ونبضات الساعة المعطاة CLK والحالة الابتدائية للمخارج :

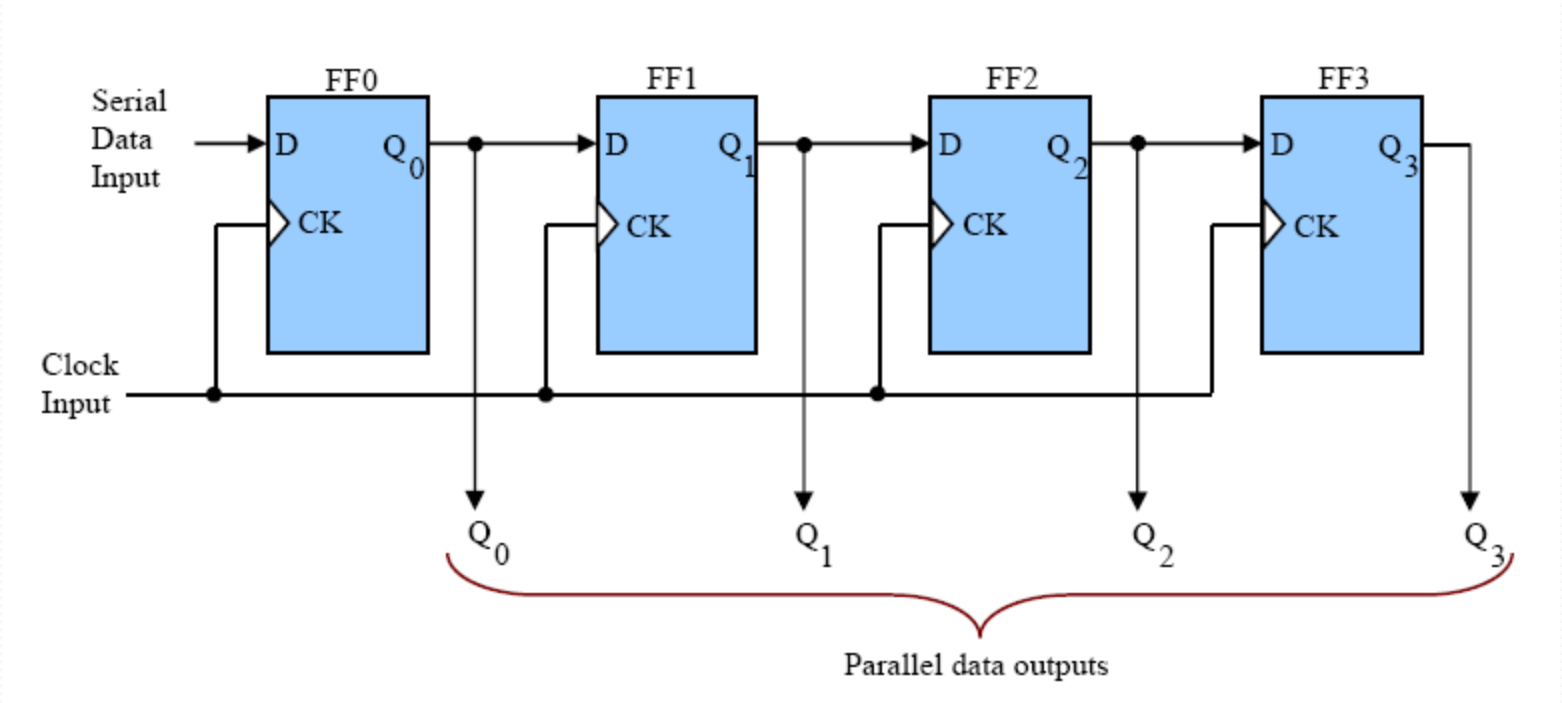
$$Q_0=Q_1=Q_2=Q_3=1$$

المطلوب رسم المخطط الزمني لحالة المخارج من أجل المعطيات المفروضة.



2- مسجلات الازاحة ذات التحميل التسلسلي (متسلسلة الدخل-متوازية الخرج)(SIPO)

Serial In-Parallel Out



Q0	Q1	Q2	Q3	
1	0	1	1	
1	1	0	1	1
1	1	1	0	1
0	1	1	1	0
0	0	1	1	1

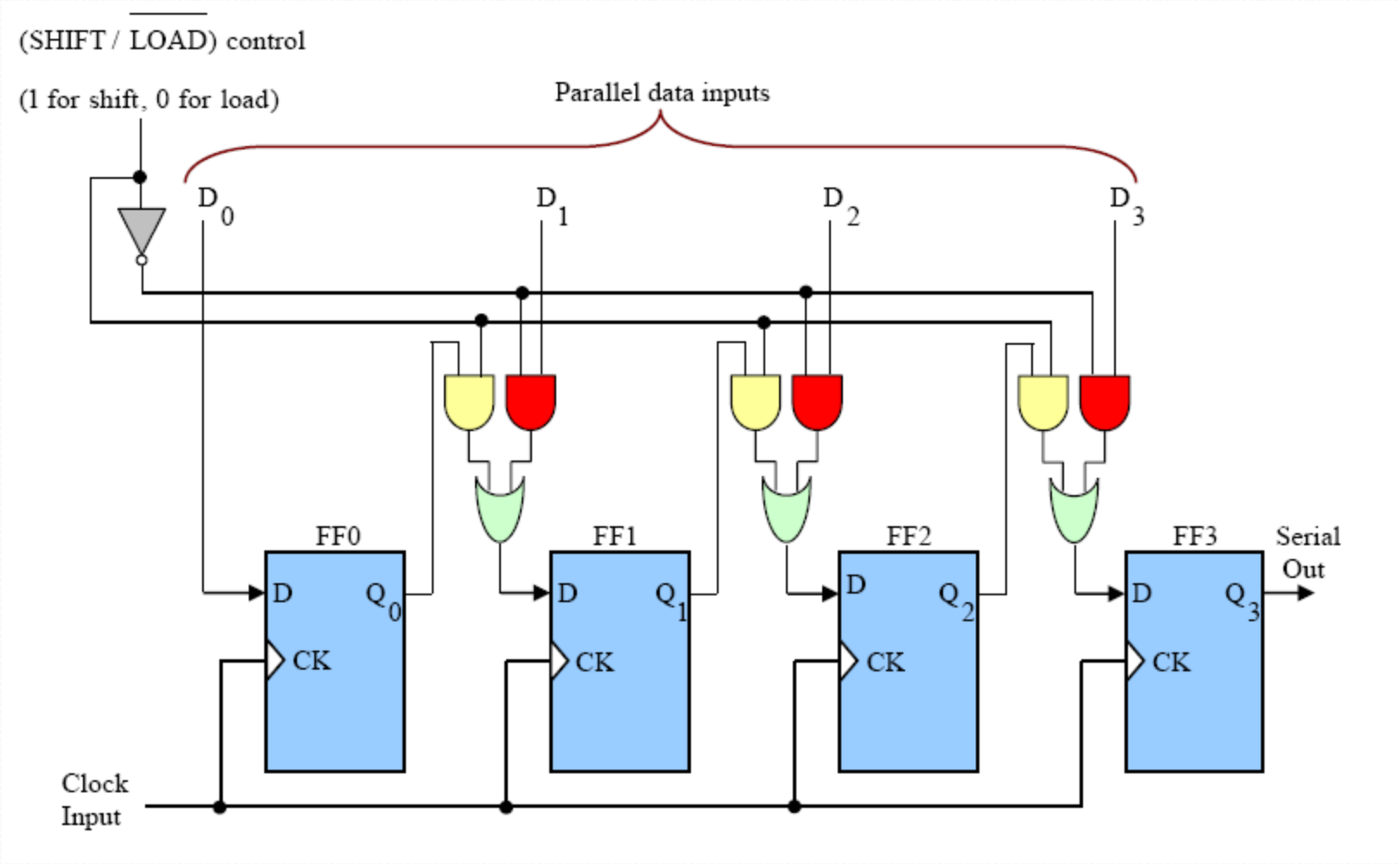
الحالة الابتدائية

Serial Input = 0 0 1 1

مسجلات الازاحة (PISO)

دخل تفرعي – خرج تسلسلي Parallel In-Serial Out

ان عيوب مسجلات الازاحة التسلسلية هو التأخير الذي يحصل لاتمام عملية التحميل ومن أجل التغلب على ذلك تم استخدام مسجل ازاحة تفرعي تتم عملية التحميل فيه بواسطة نبضة ساعة واحدة.



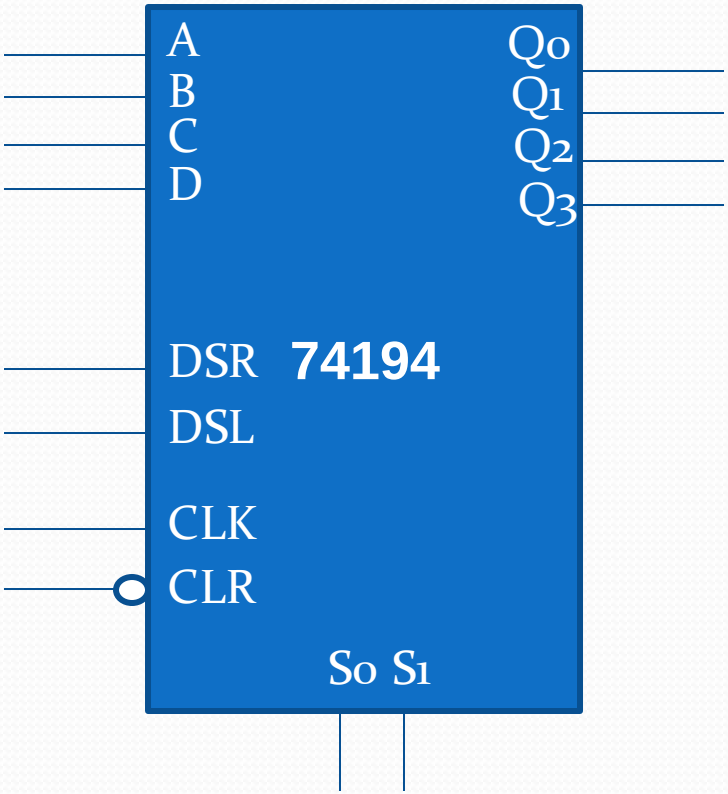
طرف تحكم الدخل $SHIFT/\overline{LOAD}$. عندما يكون طرف التحكم $SHIFT/\overline{LOAD}$ في الوضع (Low)، فإن جميع البوابات AND المظللة باللون الأحمر تكون نشطة (Enabled) نتيجة لعكس إشارة التحكم هذه عن طريق العاكس Inverter المظلل. هذه البوابات الفعالة تعمل على توصيل البيانات من خطوط الدخل للبيانات (D_3,D_2,D_1,D_0) إلى مداخل البيانات على دوائر القلابات. عند وصول نبضة التزامن (Clock pulse)، فإن هذه البيانات سوف يتم تخزينها داخل المسجل وتظهر على المخارج (Q_3,Q_2,Q_1,Q_0).

وعندما يكون طرف التحكم $SHIFT/\overline{LOAD}$ في الوضع (High)، فإن جميع البوابات AND المظللة باللون الأصفر تكون فعالة أو نشطة (Enabled). هذه البوابات الفعالة توصل الخرج Q_0 إلى الدخل D لدائرة القلاب الثانية (FF1)، وتوصل الخرج Q_1 إلى الدخل لدائرة القلاب الثالثة (FF2)، وكذلك توصيل الخرج Q_2 إلى دخل دائرة القلاب الرابعة (FF3). وفي هذا الوضع، فإن البيانات المخزنة داخل مسجل الإزاحة سوف تحدث لها إزاحة جهة اليمين وبمقدار خانة واحدة (1-bit) مع كل نبضة من نبضات التزامن الموجودة على الدخل (clock input).

مسجل الازاحة العام 74194

ان جميع وظائف مسجلات الإزاحة السابقة يمكن استخدامها عن طريق دارة متكاملة واحدة IC 74194 تسمى مسجل الإزاحة العام:

S1So مداخل التحكم تحدد وضعية التحميل او الازاحة او التخزين.
ABCD مداخل التحميل التفرعي.
$Q_0Q_1Q_2Q_3$ مخارج المسجل .
DSR مدخل الازاحة نحو اليمين (Data Shift Right).
DSL مدخل الازاحة نحو اليسار (Data Shift Left).
CLK مدخل نبضة الساعة.
CLR مدخل التصفير.



وضعية التشغيل	المداخل							المخارج			
	CLK	CLR	So	S1	Dsr	Dsl	Dn	Qo	Q1	Q2	Q3
مسح	X	0	X	X	X	X	X	0	0	0	0
تخزين	X	1	0	0	X	X	X	Q0	Q1	Q2	Q3
ازاحة يسار	1	1	0	1	X X	0 1	X X	Q1 Q1	Q2 Q2	Q3 Q3	0 1
ازاحة يمين	1	1	1	0	0 1	X X	X X	0 1	Q0 Q0	Q1 Q1	Q2 Q2
تحميل	1	1	1	1	X	X	Dn	A	B	C	D

أمثلة

أولا- أدخل العدد 1101 الى مسجل الازاحة العام بطريقة التحميل التفرعي:

الحل: 1- نختار طريقة التشغيل: S0=1,S1=1 .

2- CLR=1 .

3- DSR=DSL=X .

4- نضع على المداخل ABCD العدد 1101.

5- نعطي نبضة ساعة CLK=1 فنحصل على : Q0Q1Q2Q3= 1101

ثانيا – أدخل نفس العدد السابق بواسطة الازاحة نحو اليمين:

الحل: 1- نختار طريقة التشغيل: S0=1,S1=0 .

2- CLR=1 .

3- Dn=DSL=X .

4- نضع على المدخل DSR=1 ونعطي نبضة ساعة فنحصل على 1

5- نضع على المدخل DSR=0 ونعطي نبضة ساعة فنحصل على 0 1

6- نضع على المدخل DSR=1 ونعطي نبضة ساعة فنحصل على 1 0 1

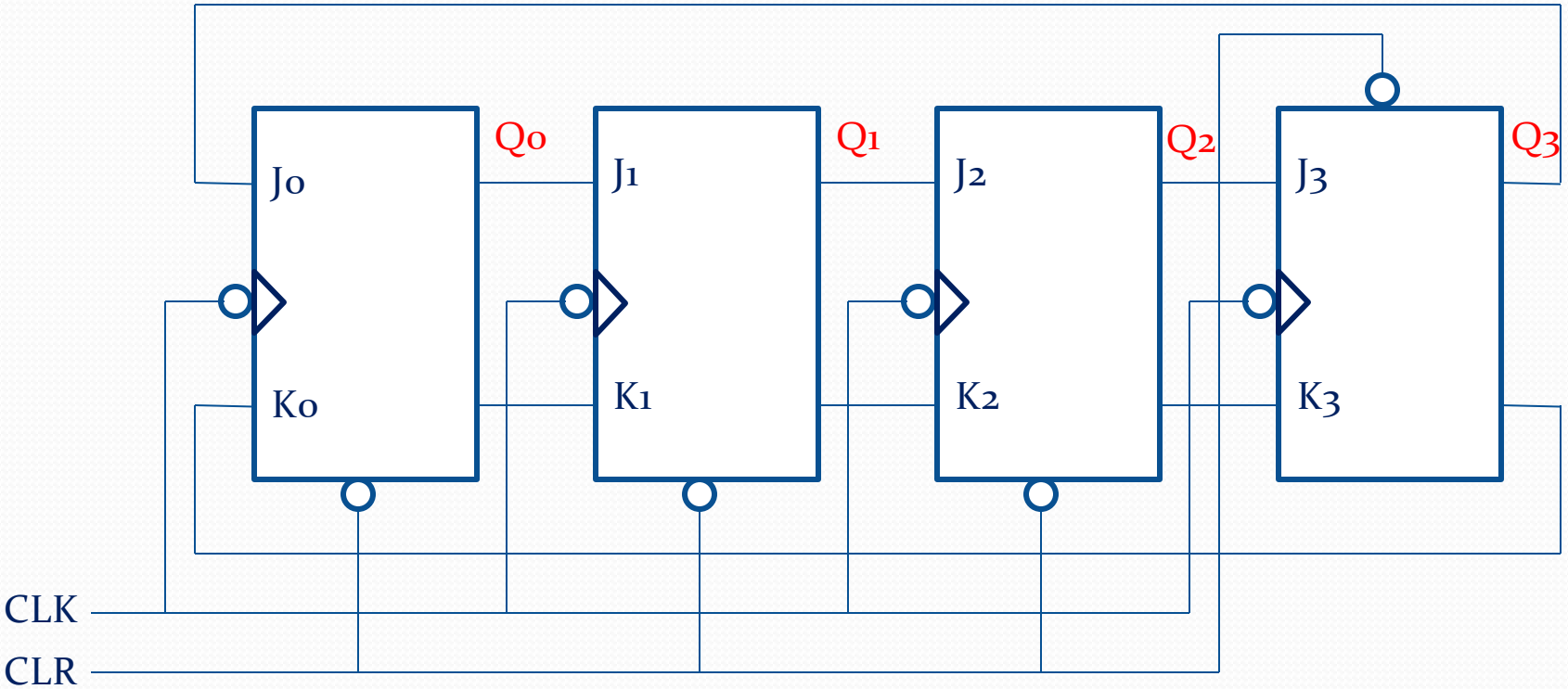
7- نضع على المدخل DSR=1 ونعطي نبضة ساعة فنحصل على 1 1 0 1

مثال غير محلول:

اذا كانت حالة المخارج في مسجل الازاحة العام Q0Q1Q2Q3=0111 وكانت S0=0,S1=1 وكانت DSR=DSL=0 وCLR=1 وحالة المداخل ABCD=0110 وأعطينا نبضة ساعة واحدة CK=1فماذا تصبح حالة المخارج.

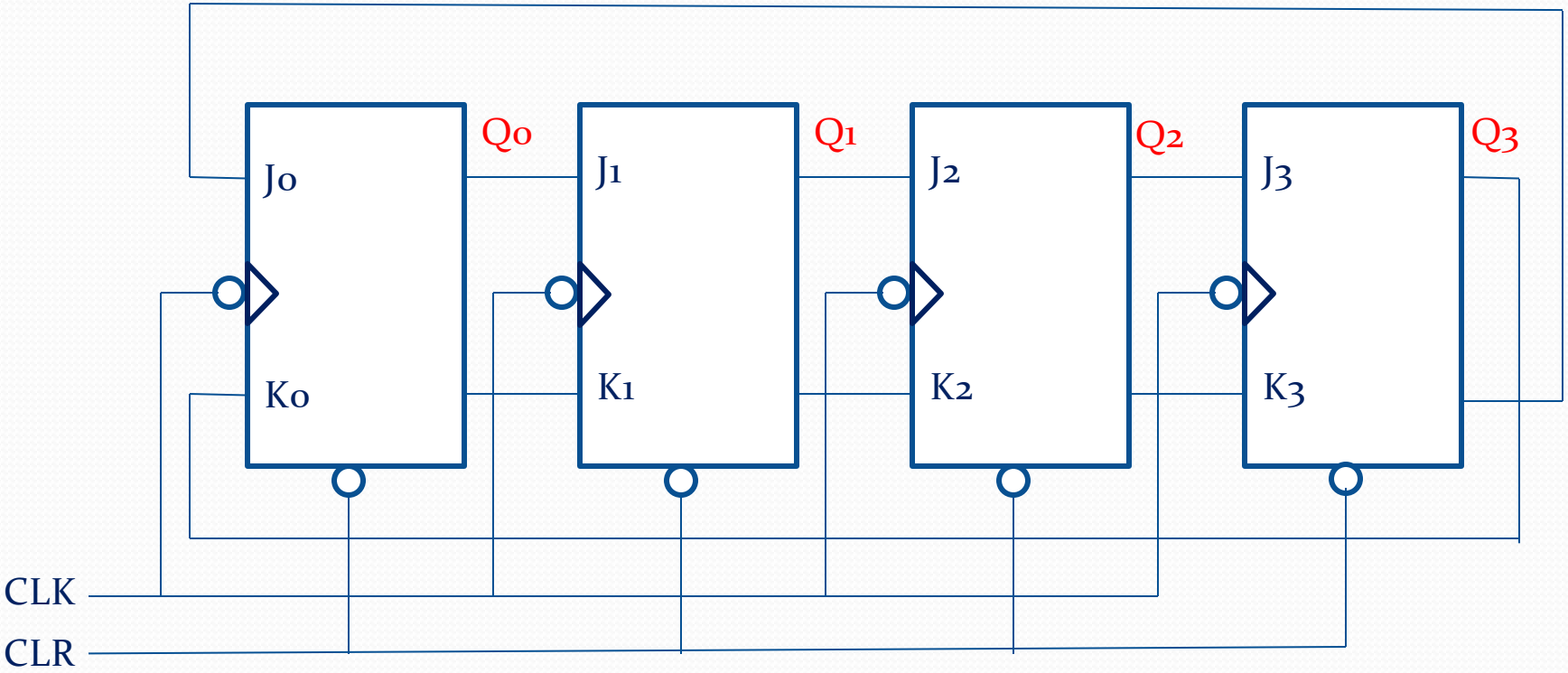
تطبيقات على مسجلات الازاحة

اولا- العداد الحلقي:



عندما CLR=0 فإن الحالة الابتدائية للمخارج Q0Q1Q2Q3=0001 وعند اعطاء نبضة الساعة الأولى يصبح Q0=1 وبقية المخارج أصفارا ثم ينتقل Q1 الى 1 بعد النبضة الثانية وبقية المخارج أصفارا وQ2 الى 1 بعد النبضة الثالثة وبقية المخارج اصفارا وQ3 الى 1 بعد النبضة الرابعة وبقية المخارج اصفارا وهكذا يبقى الواحد بحالة دوران ولذلك سمي بالعداد الحلقي (اكتب جدول الحقيقة من اجل 4 نبضات ساعة).

ثانيا - عداد جونسون:



عندما CLR=0 فإن الحالة الابتدائية للمخارج Q0Q1Q2Q3=0000 وعند اعطاء نبضة الساعة الأولى يصبح Q0=1 وبقية المخارج أصفارا ثم يصبح Q0,Q1=1 بعد النبضة الثانية وبقية المخارج أصفارا ثم Q0,Q1,Q2=1 بعد النبضة الثالثة وQ3=0ثم تصبح جميع المخارج = 1 بعد النبضة الرابعة وبعد النبضة الخامسة يعود Q0=0 لأنه موصول مع المخرج العاكس للقلاب الأخير بينما Q1,Q2,Q3=1 وهكذا الى ان تعود جميع المخارج الى 0 بعد النبضة الثامنة (اكتب جدول الحقيقة من اجل 8 نبضات ساعة).